

ノーマリーオフ GaN PSJ FET

Normally-off GaN Polarization Super Junction (PSJ) Transistors

パウデック¹, 名大未来材料・システム研² ○八木 修一¹, 中村 嘉孝¹, 神山 祐輔¹,北原 諒二¹, 伊佐 雄太¹, 成井 啓修¹, 田中 敦之², 本田 善央², 天野 浩²POWDEC. K. K.¹, Nagoya Univ. IMASS² ○Shuichi Yagi¹, Hironori Nakamura¹, Yusuke Kamiyama¹,Ryoji Kitahara¹, Yuta Isa¹, Hironobu Narui¹, Atsushi Tanaka², Yoshio Honda², Hiroshi Amano²

E-mail: yagi@powdec.co.jp

背景: PSJ (Polarization Super Junction) FET のノーマリーオフ化に関して、これまで埋め込み再成長で p-GaN をゲート下に形成し、ノーマリーオフ化[1]を行った。しかしながらゲート部のリセス構造を形成する際のエッチングダメージや深さ制御、再成長界面の影響などにより、素子特性に悪影響を与えていた。今回、リセス構造を採用せず一度のエピタキシャル成長で結晶構造を構築し、ノーマリーオフ特性を持つ GaN PSJ FET を作製した。

実験: MOCVD でサファイア基板側から順に、低温 GaN 層、Undoped GaN 層、AlGaN、GaN、p-GaN とエピタキシャル成長を行った。FET のゲート電極は Ni/Au、ソース・ドレイン電極のオーミック電極として Ti/Al/Ni/Au を蒸着し、RTA により熱処理を行った。試作した素子の I-V 特性評価とスイッチング評価を行った。

結果: 試作した FET の静特性を Fig.1,2,3 に示す。評価した FET のオン抵抗は 85 mΩ、破壊耐圧はゲート電圧 (Vg) 0 V の時 800 V 以上だった。ドレイン電流が 1 mA の時を立ち上がり電圧 (Vth) とした時に、Vth は 0.7V でノーマリーオフ特性を確認した。抵抗負荷でのスイッチング特性を Fig.4 に示す。ドレイン電圧 400 V の評価において、ドレイン電流のターンオン・オフ特性はそれぞれ、44 ns と 74 ns だった。このスイッチング条件下での電流コラプスの影響は認められなかった。これによりパワー系のアプリケーションにおいて GaN-PSJ 素子は適用の可能性が示された。

謝辞: 本研究の一部は令和 3 年度環境省・未来のあるべき社会・ライフスタイルを創造する技術イノベーション事業 (高品質 GaN 基板を用いた超高効率 GaN パワー・光デバイスの技術開発とその実証) に関するものである。

[1] 伊佐他, 第 79 回応用物理学会秋季学術講演会. 18p-PA6-27. 2018.

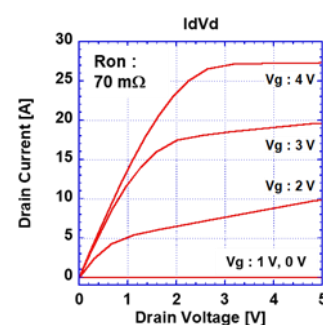


Fig. 1. Id-Vd.

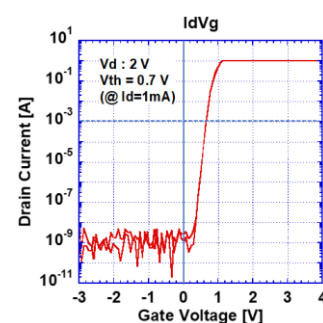


Fig. 2. Id-Vg.

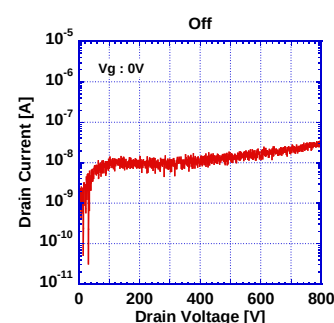


Fig. 3. Off state Id-Vd.

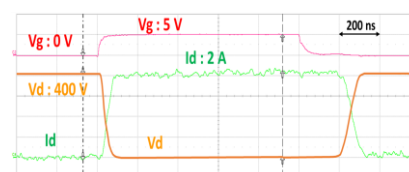


Fig. 4. 400V switching.