

プロトンを用いたニューロモルフィック情報素子の設計

Design of Neuromorphic Information Devices Using Protons

九大シス情 [○]矢嶋赳彬

Kyushu Univ., [○]Takeaki Yajima

yajima@ed.kyushu-u.ac.jp

学習・認識といった情報処理において、極限的な低消費電力性を実現するためには、アナログ実装が適している。しかしニューラルネットをアナログ回路で実装しようとする、配線数が爆発的に増加してしまう。配線爆発を避けるためには、回路機能の一部を「デバイス」で代替し、回路配線を軽減することが有望である。しかし従来の電子デバイスだけでは機能のレパートリーが少なく、回路機能の代替は困難である。そこで本研究では、電子と相補的とも言える「イオン自由度」に着目し、イオン半径が最小のプロトンを用いることで、神経回路に近い多様な機能をデバイスレベルで実現することを目指した。

プロトン感応性を持つ酸化物薄膜 (WO_3) を、プロトン活性を持つ金属電極 (Pd, Pt) で挟んだ2端子デバイスを作製した。これまでもプロトンデバイスの研究は行われてきたが、そのほとんどはゲート絶縁膜を挟んでプロトンを移動させる3端子デバイスであり、配線軽減のため単純な2端子デバイスを利用する点は本研究の特徴である。この積層デバイスを水素ガスにさらすと、Pd を介して WO_3 にプロトンがドーピングされ低抵抗化するが、そのドーピング量は2端子間の印加電圧に強く依存する。従って、2端子間の電圧を変化させることで WO_3 中のプロトン量を動的に制御することが可能であり、2端子間の抵抗値を連続変調するシナプス機能を示すことに成功した。これらのデバイス動作は 0.2V 程度の電圧で誘起することができ、電子デバイスと比較してより低電圧域での動作が可能だといえる。

またプロトン制御に向けたもう一つのアプローチとして、プロトンの「入れ物」と「蓋」をそれぞれ酸化物薄膜材料で実現した。 SiO_2/Si 基板上の TiO_2 多結晶薄膜をプロトンの「入れ物」として用い[1]、数 nm の SiO_2 薄膜をプロトンの「蓋」として堆積した。その結果、 SiO_2 の膜厚が増加するにつれて、より大量のプロトンが長時間 TiO_2 薄膜中にとどまり、 TiO_2 に高い電気伝導性を付与することが分かった[2]。閉じ込められたプロトンは、徐々に「蓋」から漏れ出すことで「揮発性」を示し、揮発性を要するレザバコンピュティング等への応用が可能である。今後は、プロトン活性を有する材料に、単純な「入れ物」や「蓋」を組み合わせることで、高度なデバイス設計が可能になるものと期待している。

[1] T. Yajima *et al.*, AIP Adv. **8**, 115133 (2018).

[2] T. Yajima and S. P. Pati, APL **120**, 241601 (2022).