CFET 性能バランス整合に向けた三次元異種チャネル集積技術

3D Heterogenous Channel Integration Technology for CFET Performance Balance Engineering 産総研¹, 台湾半導体研², 台湾成功大³, 台湾陽明交通大⁴⁰張 文馨¹, (D)余 心仁^{2,3}, (D)洪 子杰^{2,4}, 李 耀仁^{2,4}, 趙 天生⁴, 王 永和³, 前田 辰郎¹ AIST¹, TSRI², NCKU³, NYCU⁴⁰W. H. Chang¹, (D)X. R. Yu^{2,3}, (D)T. C. Hong^{2,4}, Y. J. Lee^{2,4}, T. S. Chao⁴, Y. H. Wang³, and T. Maeda¹ E-mail: wh-chang@aist.go.jp

携帯情報端末や IT 機器などの爆発的な普及により、情報処理を担う CMOS トランジスタの高 密度化、高性能化、低消費電力化が強く求められている。CMOS トランジスタは、これまでに nFET と pFET を平面的に並べて構成してきたが、現在、新たな CMOS アーキテクチャとして、nFET と pFET を上下に積層した Complementary FET(CFET)に注目が集まっている[1,2]。CFET は、優れた CMOS 性能を維持しつつ、面積を最大 50%程度に縮小できるのが最大の魅力である。しかしなが ら、nFET と pFET が同じレイアウトという制限は、nFET と pFET の性能バランスの整合性という 新たな課題を生む。CFET 構造を実現する方法として、エピ成長[3]や転写[4,5]技術を使った手法 が挙げられるが、転写は異種チャネル[4]や異種面方位[5]チャネルの採用で、高性能化と同時に、 上下の n/p FET のバランス整合も可能となってくる。

我々は、独自で開発した低温異種材料接合技術(Low Temperature Hetero-layer Bonding Technology, LT-HBT)[4]を使って、Si よりも高いホール移動度を有する Ge pFET と Si nFET の異種材料集積 CFET を作成し、その性能バランス整合の可能性を探索している[4]。図1にLT-HBT のプロセス フロー詳細を示す。転写プロセスとエッチングプロセスをすべて低温で行うことで、Si 層や Ge 層 へのダメージが極めて少ない高品質なSi/Ge 異種チャネル薄膜集積構造が実現した。図2にHKMG をつけた後の CFET チャネル部分の TEM 断面図と EDX 分析結果を示す。上部に Ge 層、下部に Si 層がチャネル幅 50 nm 程度のナノシート状で積層した構造が見て取れる。一方、nFET と pFET の性能を左右する電子とホールの移動度は、結晶面方位に依存することはよく知られているが、 高い電子とホール移動度を示す(111) nFET と(100) pFET が積層した Ge CFET 構造は、さらなる高 性能化とバランス整合の観点から、非常に興味深い。我々は、CFET 構造に対して、異種材料以外 に、異種面方位の集積も LT-HBT を通じて実現している[5]。このような三次元異種集積技術を活 かせば、CFET のさらなる性能向上と性能バランスが整合した 2nm 世代以降の CMOS 回路の 3 次 元的な構造縮小化と高速化が期待できる。

Reference: [1] J. Ryckaert et al., *VLSI* 141 (2018). [2] A. Mocuta et al., *VLSI* 147 (2018). [3] C. Y. Huang et al., *IEEE IEDM* 425 (2020). [4] T. Z. Hong et al., *IEEE IEDM* 319 (2020). [5] X. R. Yu et al., *VLSI Symp.* 399 (2022).



Fig. 1 The process flow of LT-HBT. (a) Structure of Ge donor wafer. (b) Structure of Si host wafer. (c) SiO₂ surface activation and cleaning (d) 200 °C bonding process with press and vacuum. (e) Si substrate removal by deep RIE. (f) Wet etch to Ge bottom surface. (g) & (g') Schematic and STEM image of bonding structure before thin down. (h)& (h') Schematic and STEM image of bonding structure after thin down.



Fig. 2 Cross-sectional TEM images of Ge/Si stacked channels after HKMG process and EDS mapping results of Ge, Si, Ti and Al.