

Atomic Layer Etching 時に Si 基板に生成されるイオン侵入ダメージの解析 Structural and electrical characteristics of ion-induced Si damage during atomic layer etching

ソニーセミコンダクタソリューションズ(株)¹, 阪大院工²

○平田 瑛子^{1,2}, 深沢 正永¹, 釘宮 克尚¹, 唐橋 一浩², 浜口 智志², 萩本 賢哉¹, 岩元 勇人¹

Sony Semiconductor Solutions Corp.¹, Osaka Univ.²,

○A. Hirata^{1,2}, M. Fukasawa¹, K. Kugimiya¹, K. Karahashi², S. Hamaguchi²,
Y. Hagimoto¹, and H. Iwamoto¹,

E-mail: Akiko.Hirata@sony.com

【はじめに】近年、低ダメージ加工を実現する目的で ALE (Atomic Layer Etching) が検討されている。ALE は原子層レベルの超高精度加工を実現できることから低ダメージであると言われていたが、その詳細について評価した報告例は少なかった。今回、SiN ALE のオーバーエッチング時に下地 Si に生成されるダメージ構造や電気的特性に与える影響を詳細に評価したので報告する[1,2]。

【実験】 ICP エッチング装置 (13 MHz/0.4 MHz) を用いた。下地 SiO₂(2nm)/Si 基板 (p 型、10 Ω・cm) に対し CH₃F/Ar プラズマ (イオンエネルギー (E_{ion}): 15 eV) を用いて HFC (HydroFluoroCarbon) ポリマーを堆積した(吸着ステップ)。脱離ステップには Ar プラズマ (E_{ion} : 280 eV) を用いた。その後、O₂ アッシングを行った。吸着、脱離、O₂ アッシングステップを繰り返すことで ALE を行った (Fig.1 (a)(b))。ダメージ層除去の目的で DHF (HF:H₂O=1:100) を 2 分処理した。LPCVD-SiO₂ 膜をその上に堆積する事で MOS 構造を作成し、C-V 特性(界面準位密度 D_{it})を評価した。

【結果及び考察】 ALE の特徴は、原子/分子レベルの SiN 表面反応層を形成する吸着ステップと、その吸着層のみを選択的に除去する脱離ステップを機能分離する事で、超高精度加工を行う事にある (Fig.1)。そこで、吸着層として用いる HFC ポリマーがダメージ層に与える影響を評価した。Fig.2 に ALE 処理した場合と、Ar プラズマ処理のみ行った場合のダメージ結果を示す。ダメージ量は D_{it} を指標に評価した。その結果、当初に予想に反し ALE の方が D_{it} が増加する事が明らかになった。Ar プラズマで生成されるダメージの表面は SiO₂ 化しており dHF で容易に除去されるのに対し、ALE のダメージは HFC ポリマー起因の H、F、C が Si 基板中にノックオンされ、最表面に Si-Crich 層が形成された結果、dHF で除去されずに残留する事が要因である。このように、ALE で生成されるダメージ層は通常の RIE とは挙動が異なる為、ALE 独自の低ダメージプロセス構築が重要である。これは一例であるが、受賞論文では、ALE 特有のダメージ生成メカニズムについて詳細をまとめたので、興味を持たれた方は参照されたい[1]。末筆ながら本受賞に際し、シリコンテクノロジー分科会幹事の先生方、並びに関係者の皆様に深く感謝いたします。

[1] A. Hirata *et al.*, JJAP. 61 (2022) SI1003. [2] A. Hirata *et al.*, JJAP. 59 (2020) SJJC01.

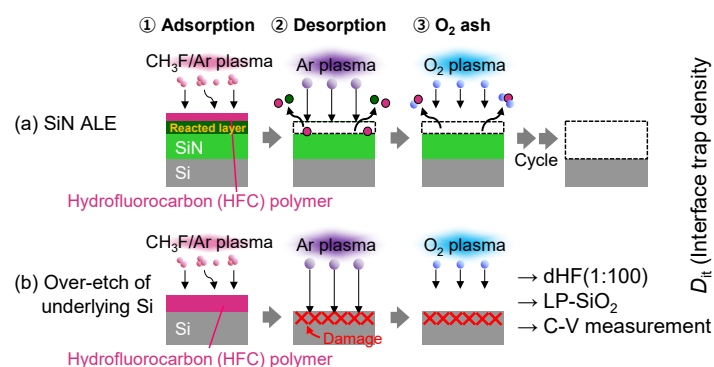


Fig. 1 Experiment of (a) SiN ALE, and (b) underlying Si damage during over-etch step.

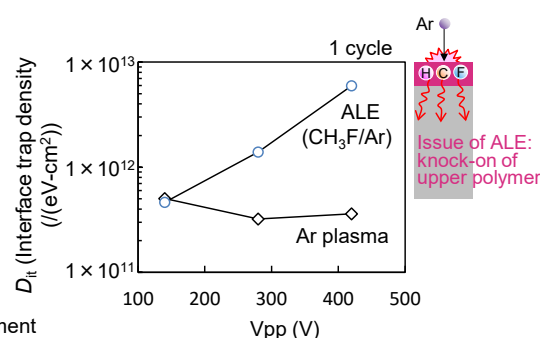


Fig. 2 Ion energy dependence of D_{it} (ALE (CH₃F/Ar) vs. Ar plasma)