

## 自己整合プロセスによる非対称ゲート構造カーボンナノチューブ薄膜トランジスタの作製

## Fabrication of asymmetric-gate carbon nanotube thin-film transistors by self-align process

<sup>1</sup>名大工, <sup>2</sup>産総研, <sup>3</sup>名大未来研 ○(M1)堀秀汰<sup>1</sup>, 内山晴貴<sup>1</sup>, 片浦弘道<sup>2</sup>, 大野雄高<sup>1,3</sup><sup>1</sup>Dept. Electronics, Nagoya Univ., <sup>2</sup>AIST, <sup>3</sup>IMaSS, Nagoya Univ.,○Shuta Hori<sup>1</sup>, Haruki Uchiyama<sup>1</sup>, Hiromichi Kataura<sup>2</sup>, Yutaka Ohno<sup>1,3</sup>

E-mail: yohno@nagoya-u.jp

【まえがき】半導体カーボンナノチューブ(CNT)は高い移動度や柔軟性をもち、フレキシブル薄膜トランジスタ(TFT)のチャネル材料として期待されている。一方、CNT TFT はショットキ接触を用いた電極に起因し少数キャリアによるリーク電流( $I_{\text{Leak}}$ )が大きい。[1] 最近、Si 基板上の CNT 電界効果トランジスタにおいて、ドレイン-ゲート電極間にギャップを設けた非対称ゲート構造の導入によりドレイン電極近傍の電界を低減し、 $I_{\text{Leak}}$  を抑制可能であることが報告されている。[2] しかしながら、フレキシブルデバイスで用いられるプラスチック基板はプロセス中に収縮するため、従来のリソグラフィではドレイン-ゲート電極のギャップ長( $L_{\text{GD}}$ )を制御することが困難である。本研究では、背面露光と斜め蒸着法により自己整合的に  $L_{\text{GD}}$  を精密に形成するプロセスを考案し、非対称ゲート構造をもつ柔軟な CNT TFT を作製した。

【実験方法・結果】ポリエチレンナフタレート(PEN)基板上に非対称ゲート構造をもつ CNT TFT を作製した(Fig. 1)。チャネル長( $L_{\text{SD}}$ )とチャネル幅はそれぞれ 5, 10, 50, 100  $\mu\text{m}$  と 100  $\mu\text{m}$  である。半導体 CNT を成膜した後、ソース・ドレイン電極(Ti/Au)を形成した。水酸化カリウム/クラウンエーテル(KOH/CE)を用いて電子ドーピングを施し、ゲート絶縁膜( $\text{Al}_2\text{O}_3$ , 45 nm)を成膜した。ゲート電極のリソグラフィにおいては、透明な PEN 基板を通して背面から露光し、ソース・ドレイン電極をマスクとしてパターンを形成した。次に、基板に対して斜め(角度  $\phi$ )からゲート電極(Ti/Au)を蒸着した。 $\phi$  を 18, 33, 52°のように変化させ、3 個のサンプルを作製した。Fig. 2 に示すように、 $L_{\text{GD}}$  は  $\phi$  に従って増加した。レジスト高さと  $\phi$  から計算した予想とよく一致し、 $\phi$  による  $L_{\text{GD}}$  の制御が可能であることを示している。飽和領域 ( $V_{\text{DS}} = 5 \text{ V}$ ,  $V_{\text{GS}} = -5 \text{ V}$ ) における  $I_{\text{Leak}}$  の  $L_{\text{GD}}$  依存性を Fig. 3 に示す。 $L_{\text{GD}}$  の増加に伴い  $I_{\text{Leak}}$  が減少し、特に  $L_{\text{SD}}$  の小さい素子において非対称ゲート構造の効果が大きい。これらの結果は、本提案の手法によりプラスチック基板上においても精密に非対称ゲート構造の形成が可能であり、 $I_{\text{Leak}}$  の抑制が可能であることを示している。[1] S. Heinze *et al.*, Appl. Phys. Lett. **83**, 5038 (2003). [2] T. Srimani *et al.*, Appl. Phys. Lett. **115**, 063107 (2019).

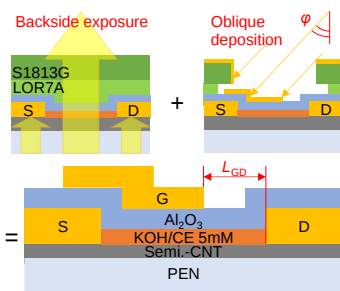


Fig. 1 CNT TFT with self-aligned asymmetric gate structure.

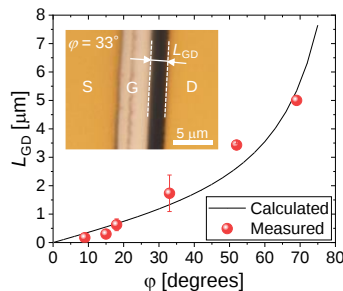


Fig. 2 Dependence of  $L_{\text{GD}}$  on  $\phi$ .

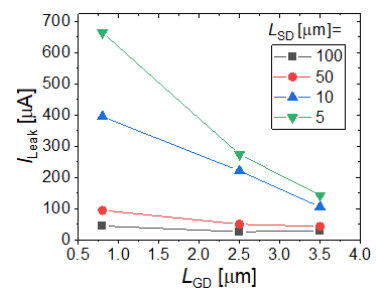


Fig. 3 Dependence of  $I_{\text{Leak}}$  on  $L_{\text{GD}}$  at  $V_{\text{DS}} = 5 \text{ V}$  and  $V_{\text{GS}} = -5 \text{ V}$ .