

ミスト CVD 法による AlO_x , TiO_2 合金膜及び積層膜の作製

Synthesis of AlO_x , TiO_2 alloy films and multilayer films by mist CVD method

埼玉大理工研, 横山工純, 范文博, 白井肇

Saitama Univ., K. Yokoyama, B.Han, H. Shirai

E-mail: k.yokoyama.415@ms.saitama-u.ac.jp

1. 序論：先行研究でミスト CVD 法による $\text{Al}(\text{acac})_3$, $\text{Ti}(\text{acac})_2\text{O}i\text{Pr}_2$ 出発原料とした a- AlO_x , a- TiO_2 , a- $\text{Al}_{1-x}\text{Ti}_x\text{O}_3$ 薄膜について検討し, Au をソース・ドレイン電極, $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$ 薄膜をゲート絶縁膜に用いた剥離転写 MoSe_2 チャンネル MOS-FET では, FET 移動度: $85 \text{ cm}^2/\text{Vs}$, しきい値電圧: 0.92 V , オン/オフ電流比: 10^8 を報告した[1]。ALD 法では, a- $\text{Al}_{1-x}\text{Ti}_x\text{O}_3$ 合金薄膜に比較して $\text{AlO}_x/\text{TiO}_2$ 積層構造が Si 界面の欠陥密度の低減および Si 界面のキャリア輸送特性の向上に有効であることが報告されている[2]。しかしミスト CVD 法では積層界面に関する研究は行われていない。今回は a- TiO_2 の高い誘電率を維持したまま、漏れ電流の低減を目的に、 $\text{AlO}_x/\text{TiO}_2$ 界面欠陥の減少を検討した。

2. 実験：3 MHz のアトマイザー直上に CH_3OH 希釈 0.015 M $\text{Ti}(\text{acac})_2\text{O}i\text{Pr}_2/\text{Al}(\text{acac})_3$ 溶液を設置し、 N_2 を生成用・希釈ガス ($500 \cdot 2400 \text{ sccm}$) を利用してミストを輸送した。内径 2 cm のガラス管内のミスト輸送経路に 2 枚の SUS メッシュ電極を設置し、ミスト輸送時に直流バイアス 9 kV を印加してミストを帯電させ、大気開放状態で管状炉内 16 cm 位置に設置した Si 基板上に成膜した。

3. 結果と考察：図 1 は、c-Si 上 a- $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$, Si 上 a- AlO_x および a- AlO_x 上 a- TiO_2 の膜厚の成膜時間に対するプロットを示す。成膜速度はそれぞれ 2.5, 3.8 および 11 nm/min であった。図 2 は膜厚 50 nm の MOS ダイオード、1MHz での容量—電圧特性、挿入図は MOS 構造を示す。 $\text{AlO}_x/\text{TiO}_2$ 積層膜は $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$ より静電容量が大きくなったが、コンダクタンス法により算出した界面欠陥密度は 2.14×10^{10} から $6.31 \times 10^{10} \text{ cm}^{-2}\text{eV}^{-1}$ からまで増加した。この要因には c-Si/ $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$ に比較して c-Si/ $\text{AlO}_x/\text{TiO}_2$ 界面の誘電率および漏れ電流の増加が挙げられる。

4. 結論：ミスト CVD 法による大気圧環境下で、数 10 nm の $\text{AlO}_x/\text{TiO}_2$ 積層構造の制御が可能であることがわかった。当日は、ミスト CVD 法による a- $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$ 合金および $\text{AlO}_x/\text{TiO}_2$ 積層構造のゲート絶縁膜としてのポテンシャルを XPS, MOS ダイオード, MOSFET 特性により報告する。

[1] A.Rajib. et. al. *J. Appl. Phys.* **2022**, 131, 105301. [2] Shu Jiang et. al. *AIP ADVANCES*. **2018**, 8, 085109

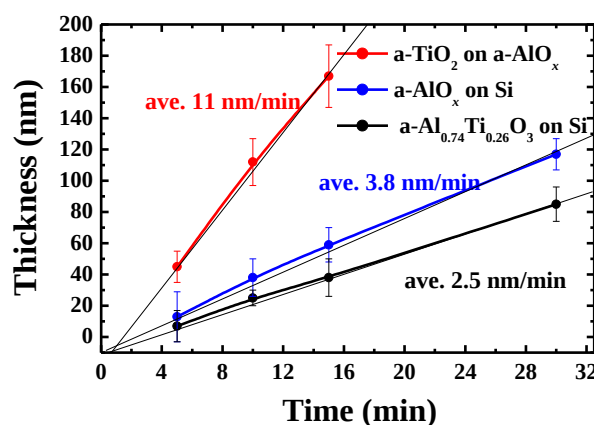


Figure 1: Film thickness plotted as a function of deposition time in a- $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$, a- AlO_x on Si, a- TiO_2 on a- AlO_x

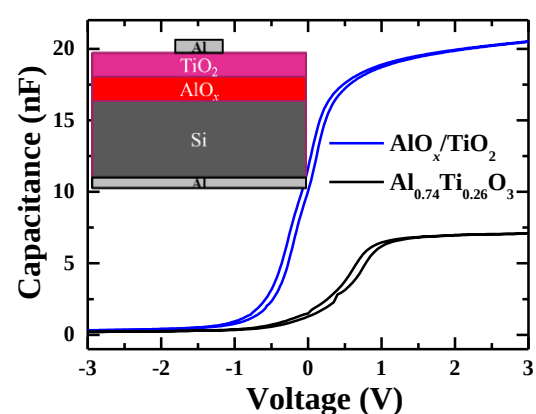


Figure 2: Capacitance-voltage curves of $\text{AlO}_x/\text{TiO}_2$ $\text{Al}_{0.74}\text{Ti}_{0.26}\text{O}_3$ MOS diode