厚膜シリコンフォトニクス偏波回転分離器の作製 Fabrication of Polarization Splitter-Rotator on Multi-Micron Silicon Photonics ^o鈴木 優斗,小松 憲人,宮野 広基,田之村 亮汰,加藤 豪作,エルフィキ アブドラジズ, 種村 拓夫,中野 義昭 (東大院・エ)

°Yuto Suzuki, Kento Komatsu, Hiroki Miyano, Ryota Tanomura, Eisaku Kato, Abdulaziz E. Elfiqi, Takuo Tanemura, Yoshiaki Nakano (The Univ. of Tokyo)

E-mail: y.suzuki@hotaka.t.u-tokyo.ac.jp

1. 背景

厚さ1µm以上のSOI (silicon on insulator) 層を 用いた厚膜シリコンフォトニクス (SiPh) プラッ トフォームは、一般的なより薄いSOI 層を用い たSiPh と比べて伝搬損失や結合効率の観点で優 れており、データセンタ内光配線や車載ネットワ ークへの利用が期待されている[1,2].一方、厚膜 SiPhでは、光モードの閉じ込めが強く、偏波回転 や偏波分離が難しいという制約があった.これに 対して著者らは、V 溝を導入した導波路構造によ り、高効率な偏波回転分離器 (PSR: polarization splitter-rotator)が実現できることを提案し[3]、数 値実証している[4].今回、V 溝導波路を実際に形 成するためのプロセスを提案・確立し、所望の形 状を作製することに成功したので報告する.

2. 素子の設計

図1に、V溝を導入した厚膜 SiPh PSR[3,4]を示 す.まず導入部において、V溝の幅を所望の値ま で徐々に広げ、その後、テーパ導波路においてV 溝の幅を維持したまま導波路幅を徐々に広げる ことで、入力光のTEOモードを維持したままTMO モードを TE1 モードに断熱的に変換することが 出来る[4].最後にYスプリッタで各モードの線 形和を分離して出力する.TMOモードからTE1 モードへの変換を効率的に行うためには、制御性 良くV溝を形成することが必須となる.

3. 作製プロセス

V 溝を高精度に形成するため, 今回はテトラメ チルアンモニウムヒドロキシド (TMAH) によ るウェットエッチングを利用した. TMAH のよ うな塩基性エッチャントを用いることで, シリコ ンの (100) 面と (111) 面のエッチングレートの 差を利用した異方性エッチングが可能であり, 角 度 54.7°の正確なエッチングが得られる[5].

図2に作製プロセスの概略を示す. 厚膜 SOI 基板に Cr をスパッタリングし,電子線リソグラフィによるパターニングの後に Cr をドライエッチングすることでハードマスクを作製する.まず,マスクの外側部分を保護し,TMAH を用いたウェットエッチングにより V 溝を作製する。その後,中央部分を保護し,ボッシュプロセスのエッ



図2 作製プロセスの概略.



図3 試作したV溝導波路の断面 SEM 画像.

チングにより両側のリブ導波路を形成する. 今回 は保護膜に ZEP レジストを用い,電子線リソグ ラフィにより該当領域を保護した.

作製した V 溝導波路断面の走査電子顕微鏡 (SEM) 画像を図3に示す.角度誤差1.5°以下で 所望のV溝導波路構造が得られており,厚膜SiPh 上に PSR が作製可能であることが確認できた. 今後,素子の性能評価を行う予定である.

謝辞 本研究成果は、国立研究開発法人情報通信研究機構の委託研究(21801)により得られた.素子の作製は、 文部科学省「マテリアル先端リサーチインフラ」事業 (課題番号 PMXP09F20UT0122)の支援を受けた.

参考文献

[1] A. J. Zilkie et al., IEEE J. Sel. Top. Quantum Electron, **25**(5), 8200713 (2019). [2] T. Aalto et al., IEEE J. Sel. Top. Quantum Electron, **25**(5), 8201109 (2019). [3] 特願 2021-140541. [4] Y. Suzuki et al., OECC/PSC, MD2-6 (2022). [5] O. Tabata, Sensors and Materials, **13**(5), 271(2001).