

900V 級縦型 GaN p-n 接合ダイオードにおける貫通転位の有無による逆方向リーク電流のメカニズム

Reverse leakage mechanism of 900 V-class GaN vertical p-n junction diodes with and without threading dislocations

名大院工¹, 名大未来研², 名大VBL³, 三菱ケミカル⁴, 赤崎記念研究センター⁵

○権 熊¹, 川崎 晟也¹, 渡邊 浩崇², 田中 敦之², 本田 善央²,

池田 宏隆⁴, 磯 憲司^{2,4}, 天野 浩^{2,3,5}

Nagoya Univ.¹, IMASS², VBL, Nagoya Univ.³, Mitsubishi Chemical⁴, Akasaki R.C.⁵

○Woong Kwon¹, Seiya Kawasaki¹, Hiroataka Watanabe², Atsushi Tanaka², Yoshio Honda², Hiroataka Ikeda⁴, Kenji Iso^{2,4}, and Hiroshi Amano^{2,3,5}

E-mail: kwon.woong.y8@s.mail.nagoya-u.ac.jp

【背景】縦型 GaN パワーデバイス、その優れた物性上 PC 用の AC アダプタのような小電力のみならず大電力用としても有望である。我々はデバイス特性の指標の一つとして、オフ時のリーク電流に着目している。オフ時のリーク電流はデバイスの耐圧、電力回路の損失、デバイスと回路の信頼性を決める重要な要素である。縦型 GaN p-n ダイオードでは GaN の主な結晶欠陥である貫通転位がそのリーク電流の原因であることが報告されている [1]。最近低転位の基板の開発も進んでいることから、無転位デバイスの作製が可能になりつつある。今回は逆方向リーク電流に注目して、無転位デバイスと有転位デバイスのリーク電流の比較を行った。

【実験】貫通転位密度(TDD)が 10^6 cm^{-2} の HVPE 法で作製した GaN 自立基板 (HVPE 基板) とデバイスが作製可能な広大な無転位領域のある低圧酸性アモニウム法で作製した GaN 自立基板 (SCAATTM-LP 基板) の上に MOVPE 法を用いて同時に [Si]: $2 \times 10^{16} \text{ cm}^{-3}$ のドリフト層を 10 μm 、[Mg]: $2 \times 10^{19} \text{ cm}^{-3}$ の p 層を 700 nm 成長させた。また、素子分離のためにドライエッチングを用いて高さ 10 μm のデバイスメサを形成し、放射光 X 線トポグラフィイ像を用いてデバイスメサの中に含まれている貫通転位を観察することから各デバイスの TDD を求めた。その後、Ni/Au を用いて p 電極を形成し、ポリイミドを用いてデバイスのパッシベーションを行い、Al を用いて n 電極形成をすることで縦型 p-n 接合ダイオードを作製した。作製したデバイスのアバランシェ降伏電圧は約 900V で揃っており、それぞれの逆方向リーク電流の温度依存性について調べた。

【結果】SCAATTM-LP 基板の貫通転位が含まれていないデバイス(a)と HVPE 基板の TDD が $7.7 \times 10^5 [\text{cm}^{-2}]$ のデバイス(b) の逆方向 JV 特性の温度依存性について Arrhenius plot を用いて比較した。測定温度としては 300K から 480K の範囲を測定した。デバイス(a)と(b)のメサ直径は 200 μm である。Arrhenius plot で表している電界強度(F)は pn 界面での最大電界強度である。F が 1.5MV/cm 以下ではリーク電流が測定限界以下であり、高電界では Impact ionization の影響があるため、F は 1.6–2MV/cm の範囲で評価した。300–380 K の温度範囲では、デバイス(a)と(b)のリーク電流の温度依存性は小さく、貫通転位の有無による大きな違いは見られなかった。400–480 K の温度範囲ではデバイス(a)と(b)のリーク電流が温度上昇に伴い大きく増加した。そのリーク電流のメカニズムを調べるために Arrhenius plot から求めた活性化エネルギー(E_a)の F 依存性について評価した。その結果、貫通転位のないデバイス(a)では E_a が F に依存せず一定であった。F に依存しないことからそのリーク電流の主なメカニズムは Thermal Emission 効果を用いて説明することができ、片側階段接合 p+n ダイオードの空乏層は主にドリフト層の方に伸びていくことからそのリークを及ぼす欠陥はドリフト層内に存在する点欠陥であると考えられる。その反面、デバイス(b)は E_a が \sqrt{F} に比例することが確認された。その結果から主なメカニズムは Poole-Frenkel Emission 効果で説明することができ、そのリークを及ぼす欠陥は貫通転位であると考えられる。

[1] Y. Zhang et al. 2015 IEEE International Electron Devices Meeting (IEDM), 899-902, (2015)

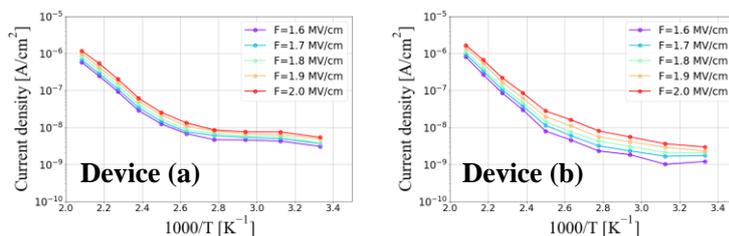


Fig.1 Arrhenius plot of the reverse leakage current from 1.6–2 MV/cm for (a) $\rho_{TD} = 0 [\text{cm}^{-2}]$, (b) $\rho_{TD} = 7.7 \times 10^5 [\text{cm}^{-2}]$

【謝辞】本研究は、文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業 JPJ009777」の助成を受けて行われた。

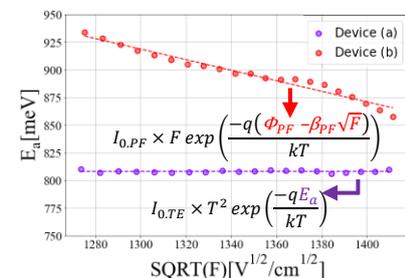


Fig.2 Plot of E_a vs SQRT(F) for (a) $\rho_{TD} = 0 [\text{cm}^{-2}]$, (b) $\rho_{TD} = 7.7 \times 10^5 [\text{cm}^{-2}]$ (* E_a : Thermal activation energy, SQRT(F): the square root of the maximum electric field at the interface of pn junction)