

電気試験所 垂井 康夫 手島 寛郎 馬場 玄武

日本通信工業 田村 允宏

ホトエッチ技術における光の波長の限界を破るために電子ビームによる露光装置を試作し、すでに報告した⁽¹⁾。今回はその後、電子ビーム露光の特徴を生かす半導体素子の製作法を各種の面から検討し、1 μ CをこえるMOSFETの製作に成功したので報告する。

以下電子ビーム露光を生かすためにとられた新しい考えを列挙する。

1) 櫛形(Comb Type) MOSFET構造の採用

電子ビーム露光においては位置合わせ精度に比して、描き得る最小線巾はさらに精度がよい。これを生かすために写真1, 2のように、ソース(S)、ドレイン(D)の実動領域にはAl電極をつけず、ゲート(G)をオーバーラップさせ、ソース、ドレインの電極は位置合わせがきびしくない領域から取り出す櫛形構造を採用した。ソース・ドレインの櫛の長さに関する最適計算を行った結果この場合10 μ とした。

2) 露光方法

ビーム露光においては一本の線の書き始めはビームをのりするパルスのオーバーシュートによって若干線巾が広くなる傾向がある。そこで2本の線の間隔が近づくると短絡する危険がある。これをさけるために写真-2でもわかるように櫛形を傾きつけて、書き始めの部分がかさならないようにした。

3) 位置合わせ方法の改善

櫛形MOSFETでも位置合わせは浮遊容量の減少などのために重要である。ここではフォトリソ(KPR)が試料表面にあっても検出可能なようにSiO₂の凹凸による反射電子を用いた。このため、最初のソース・ドレイン拡散窓と同時に位置検出用マークも入れ露光回数を減らせるようになった。マークは写真-1に示すように1 \times 1mm走査領域の中心におき、利得変動などの誤差を減らした。SN比を上げるためにマーク検出のときは露光時よりも約4倍のビーム電流を用いた。このマーク検出の精度をテストしたパターン例を写真-3に示す。一次パターンのSiO₂より10 μ ずらしてKPR露光を行ない、ウェハ全面の25ヶ所について測定した結果では誤差はすべて \pm 1 μ 以内に入った。

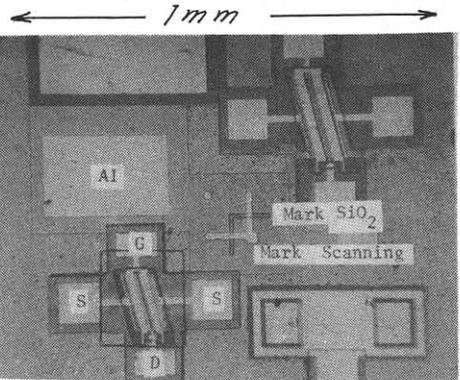
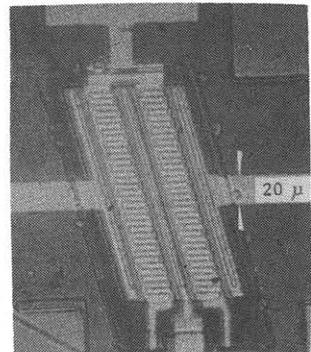


写真-1 櫛形MOSFET



試作したMOSFETの断面図を図-1に示した。アング 写真-2 写真-1の拡大

ルラップによる実測のチャネル長は1μ, 拡散深さは0.7μであった。MOSTの静特性を図-2に示し、それより求めた $g_{ms} = \frac{dI_D}{dV_G}$ は $V_G - V_T = 3V$ で14mS, $V_G - V_T = 5V$ では18mSである。拡散深さが大きいとチャネル長さ2μ位でもSCLCが大きくなって動作を害するが、⁽²⁾本試作では拡散深さ0.7μであり図-2にみられるようにSCLCは小さく動作に害はない。

図-1に示した容量の実測値を表に示す。カットオフ周波数は使い方によって対応する容量は異なるが、 $V_G - V_T = 3V$ における三つの周波数を次に示す。

$$\frac{g_m}{2\pi(C_{GS} + C_{GC} + 2C_{GD} + C_{dj})} = 10^9, \quad \frac{g_m}{2\pi C_{GD}} = 4.9 \times 10^9, \quad \frac{g_m}{2\pi C_{GC}} = 3.1 \times 10^9 \quad (\text{C/S})$$

以上電子ビーム露光によって1μチャネル長のMOSTを実現した。さらに高い周波数についてはMOSTの構造を工夫することによって大巾な改善が見込まれている。⁽³⁾このような構造の改善と、電子ビームの高解像度の組み合わせによってMOSTの高速性に期待を寄せている。

最後に、本実験に多大の協力を結わった当所半導体部品研究室の林豊、鳴神長昭両技官、吉村元一氏に深く感謝致します。

- (1) 魚井、佐田、馬場、宮内、田中: 42年産気四学連大. 1665 および 魚井、佐田、馬場、宮内、田中: 信学論文誌 51-C. (2) 74, 43年2月. Y. Tarui et al. "Electron Beam Exposure System for Integrated Circuits" Microelectronics and Reliability vol 8 pp101-111 1969
 (2) D. Frohman, et al "Conductance of MOS Transistors in Saturation" IEEE ED-16 pp108-113 Jan. 1969
 (3) Y. Tarui et al

"Diffusion Selfaligned MOST; A New Approach for High Speed Device"
 1-st Conference on Solid State Devices: Session 4.

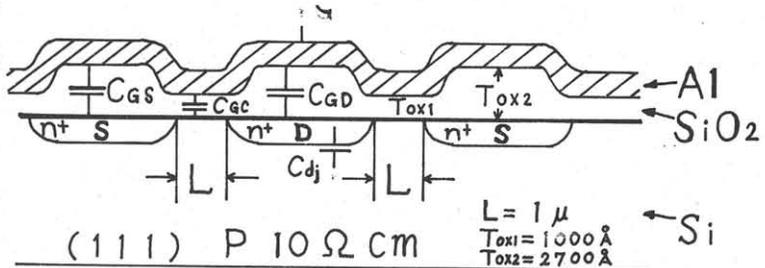


図1 MOST断面図

表1 各部容量(pF)

C_{GC}	0.73
C_{GS}	0.40
C_{GD}	0.47
C_{dj}	0.16

C_{dj} は計算値

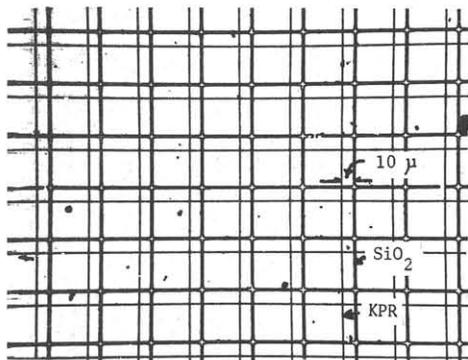


写真-3 電子露光

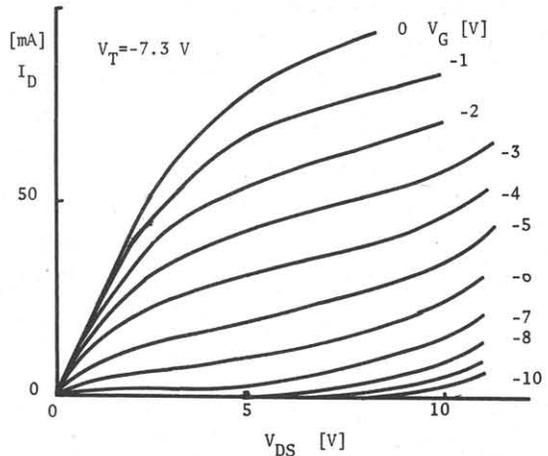


図-2 MOSTの静特性