

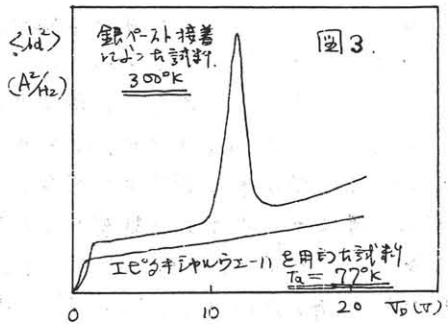
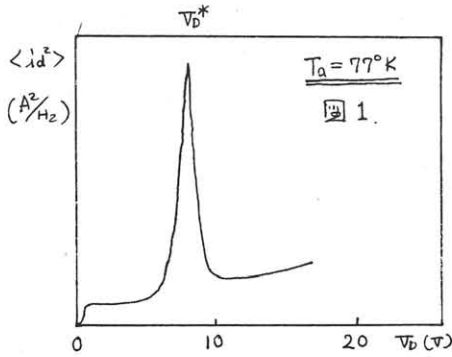
1. 序 最近, $(1+\omega^2\tau^2)^{-1}$ 型のスペクトルを有し, ピンチオフ以上のドレイン電圧範囲で異常なピークを呈する低周波雑音が低温条件下におかれ MOS トランジスタ (MOS T) にしばしば観測され, 高温では消滅する事が報告されている。中原, 岩沢, 安成は, この雑音のピーク発生に關する簡単な推論を行ない⁽¹⁾⁽²⁾, 安達, 松下, 上村は, この雑音をキャリアの発生-再結合雑音ではないかと考えた⁽³⁾ が, いまだ統一的説明は成されていない。本文では, この異常雑音の本質が何であるかという問題, そのスペクトル形状の由来, ならびに, これが低温に限って発生する原因を説明し, その傍証としての実験結果を述べる。

2. 実験結果 図1は基板が接地された MOS T に生じる低温での異常雑音を示した一例である。仮に基板を高い抵抗 R_G で終端すると, 基板漂遊電位 ψ_G の発生⁽⁴⁾ と共に, 基板異常雑音電圧 $\langle V_{g2en} \rangle$ が, 常温でも観測可能なドレイン異常雑音電流 $\langle i_{den} \rangle$ と共に, V_G^* なるドレイン電圧でピークを示して現われる事は既報⁽¹⁾⁽²⁾ の通りであるが, V_G^* の値が終端抵抗 R_G の値によって変化し [図2(a)], ピークの高さが基板逆バイアス電圧 ($-V_{G2}$) と共に急増する事, などが新たに見出された。基板端子電流⁽¹⁾⁽⁴⁾ I_{G2} から終端抵抗中を流れる電流 I_R を差し引く事によってソース接合を順方向に流れる電流 I_{JS} が求められ, さらに基板端子 G_2 から内部の総アドミタンス Y_t の実部 G_t を測定する事によってその急変がやはり R_G に依存しながら生じる事が認められた [図2(b)]。ここは, 図2(a) と (b) を照合するならば, G_{JS} と I_{JS} の両者の急増開始は異常雑音 $\langle i_{den} \rangle$, $\langle V_{g2en} \rangle$ の両者のピーク発生に一致して起っている事が見出される。

3. 討論 基板漂遊電位 ψ_G の発生はピンチオフ・チャネル内の衝突電離を遠因とするバルク内直流電流 $I_b = I_{G2}$ に基づくものであった⁽¹⁾⁽⁴⁾。同じ論理に従うならば, 電流 I_b が有する衝突電離雑音電流 $\langle i_b \rangle$ は, ソース接合と抵抗 R_G とで構成される総合アドミタンス Y_t 中を流れる熱雑音電流 $\langle i_{ht} \rangle \equiv \psi_G$ と共に, アドミタンス Y_t の両端に $\langle V_{\psi}^2 \rangle = |Y_t|^2 [\langle i_b \rangle + \langle i_{ht} \rangle]$ なる電位ゆらぎを生じ得る。ドレイン異常電流雑音 $\langle i_{den} \rangle$ はチャネル電流がこの基板電位ゆらぎの影響をうけて変化した結果と考えられる。故に, $V_G < V_G^*$ なる電圧範囲では $G_t \approx R_G^{-1}$ であるため $|Y_t|^2$ は一定である反面, $\langle i_b \rangle$ は I_{G2} に比例して指数函数的増加を示すが, $V_G > V_G^*$ では I_{JS} の Easy flow 開始によって $G_t \gg R_G^{-1}$ と成り, $|Y_t|^2$ に急激な増大が起るため $\langle V_{\psi}^2 \rangle$ は減少する事が容易に理解できる。従ってもし $\langle V_{\psi}^2 \rangle$ が基板異常雑音を生えこれによって $\langle i_{den} \rangle$ が生じるならば, こゝに異常雑音のピークの由来が説明できる。 Y_t の虚部 B_t を決定する容量性リアクタンス C_t によって時定数 $\tau = C_t \cdot G_t^{-1}$ が定められる事に注意するならば, 互に無相関であった一スペクトルを有する雑音 $\langle i_b \rangle$, $\langle i_{ht} \rangle$ をその本質とする基板異常雑音 $\langle V_{g2en} \rangle$ は $(1+\omega^2\tau^2)^{-1}$ 型のスペクトル形状を有する事が出来, これはドレイン異常雑音 $\langle i_{den} \rangle$ についても同様である。

低温(75°, 90°K)において、基板端子が直接接地されているにもかかわらずこの雑音が生じる理由は、基板端子を構成する背面電極に障壁が出来、接触特性が劣化してそのインピーダンスが R_{G2} と同様の役割を演じるためと考えられる。この場合、 Z_c が有する大きな背面接触容量 C_c は、試料内部の容量 C_t に追加され、異常雑音の時定数を一層大きくする様に切りまける。この半導体-金属接触の劣化は高口不純物の添加によって防ぎうる事が知られている。従って上の説明をうらみけるためエピタキシャル・ウェルを用いた試料とこれに対して銀ペースト接着に付いたものを試料として作製し、図3の如き結果を得た。即ち前者には明瞭な雑音特性の改善が見られる。以上の実験で見られた諸事実から、この異常雑音は発生-再結合雑音ではなく、微突電離雑音と熱雑音がその本質である事が理解でき、低温におけるその異常なピークは背面接触特性から説明できる。

謝辞 本研究を遂行するにあたり、御援助いただいた前川次長、試料を御作製下さった森田義則氏に深く感謝します。



- 1) 中野, 岩次, 野武: 半導体エレクトロニクス研究資料 SSD-68-6 (1968-04)
- 2) M. Nakahara, H. Inasawa, K. Yasutake: Proc. IEEE (Letters) vol. 57, NO. 12, Dec. 1969.
- 3) 安達, 松下, 上村: 生産研究, 20巻, 10号 (1968. 10)
- 4) M. Nakahara, H. Inasawa, K. Yasutake: Proc. IEEE (Letters) vol. 56, Nov. 1968.

