

6-3 MIS構造の界面キャリア移動度に及ぼす絶縁膜の効果

日立中研 吉田 功 宮崎隆雄 片山良史 小寺信夫

MISFETでは相互コンダクタンス(g_m)やしゃ断周波数が素子構造の他、界面のキャリア移動度(μ_s)によるため、 μ_s の大きいことが要求されている。MIS構造の μ_s は表面電界の大きさによるがこの他、絶縁膜の構造、形成法および熱処理等の製作プロセスに大きく左右されることが知られている。われわれは種々の絶縁膜を用いてnチャンネルMISFETを製作し、 μ_s および界面準位密度(N_{ss})を測定して膜の構造、形成法、熱処理さらにBT処理等のパラメータによって界面の特性がいかに制御できるかを調べ、 μ_s の大きい界面構造を得る目安を得たので以下に大要を報告する。

FETの基板は $10\Omega\cdot\text{cm}$ P型 $\text{Si}(100)$ 面を用い、絶縁膜は表1に示したものをを用いた。MISFETの電気的特性として3極管領域($V_G \gg V_{DS} = 200\text{mV}$)の g_m - V_G 特性を 4.2°K から室温にわたって測定し電界効果移動度(μ_{FE})を導いた。 N_{ss} は g_m の立ち上がる V_G を V_T として温度によるずれ(ΔV_T)が界面電荷によるものと仮定したFang¹⁾らの方法を拡張して得られる次式を用いて評価した。

$$N_{ss} = \frac{1}{q} \cdot \frac{\epsilon_I}{d} (\Delta V_T - \Delta \phi_s) - \Delta N_{dep} \quad (1) \quad \text{ここで、} q: \text{電荷量, } \epsilon_I: \text{絶縁膜の誘電率, } d: \text{絶縁膜厚, } \phi_s: \text{Si}$$

の表面電位, N_{dep} : 空乏層の空間電荷密度を表わす。

各種の絶縁膜による多くの素子について N_{ss} と μ_{FE} の最大値($\mu_{FE\text{MAX}}$) ($N_{ind} \approx 10^{11}\text{cm}^{-2}$)との関係を図1に示す。 $\mu_{FE\text{MAX}}$ は N_{ss} が小さい程大きい値を示し、その傾向は低温で測定する程顕著になる。さらにこれらの関係は絶縁膜の製作条件により左右され、M

表1 MISFETの絶縁物の構造と電気的特性

構造	試料番号	絶縁膜厚 [Å]		熱処理	V_T [V] (295°K)	$\mu_{FE\text{MAX}}$ [cm ² /v.s]			N_{ss} [10 ¹⁰ /cm ²] ($\phi_s = 0.02 \sim 0.18\text{eV}$)
		SiO ₂ 膜厚	全膜厚			295°K	77°K	4.2°K	
MAOS	AH-1	300	~2000	H ₂ , 850°C	0.8	1212	3200		0.2
	AH-2	500	~3000	〃	0.8	1020	2420		1.26
MA*S	AH-10	-	4500	H ₂ , 850°C	5.8	263	468		28.4
MPOS	TH-1	950	1280	H ₂ , 850°C	-0.2	930	2580	8050	1.8
	TN-1	950	1320	N ₂ , 900°C	-1.4	935	2850		1.19
MPO*S	CH-1	900	1400	H ₂ , 850°C	-0.6	810	2120	5800	3.10
	CN-1	1000	1520	N ₂ , 900°C	-0.6	680	1315	3450	6.39
MPO*S	C-1	1500	2120	-	-2.2	450	1050	1250	19.9

基板: $10\Omega\cdot\text{cm}$ Ptype $\text{Si}(100)$ 面

円環型 FET, $W/L = 21.8$

M: Al電極 A: Al_2O_3 ($\text{AlCl}_3 + \text{CO}_2$ 法) A*: Al_2O_3 (AlCl_3 テラ-放電)

P: $\text{P}_2\text{O}_5\text{SiO}_2$ ($\text{Si}_2\text{H}_4 + \text{PH}_3$ 法) O: SiO_2 (熱酸化法) O*: SiO_2 (Si_2H_4 法)

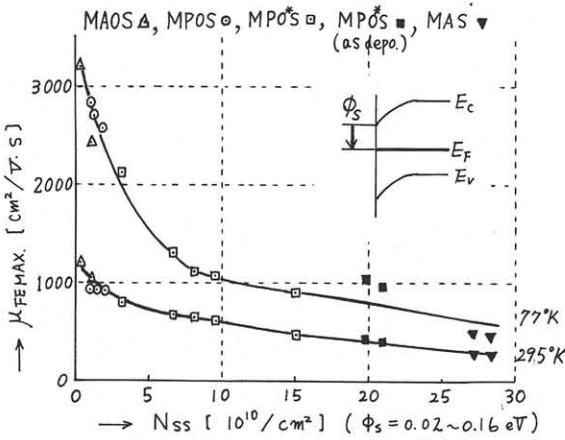


図1 μ_{FEMAX} と N_{ss} との関係

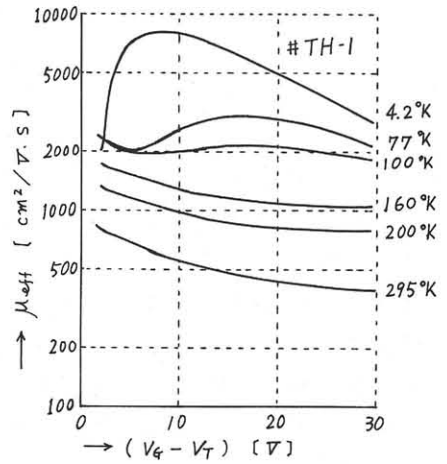


図2 μ_{eff} の V_g 依存性 (1)

AOS, MPOS 構造で大きな μ_{FE} を得ることができる。これらのうち代表的 FET の 4.2 °K から常温における実効移動度 (μ_{eff}) の V_g 依存性を測定すると図2, 図3 のようになり N_{ss} の少ない μ_{eff} の大きいもの程温度依存性が大きい。

N_{ss} の大きい FET を用いて BT 処理を行ない, BT 電圧に対する N_{ss} と μ_{FEMAX} の変化を求めると図4 のようになる。BT 処理による特性の変化は可逆的であり, 界面の構造変化ではなく, イオンの移動もしくは界面準位の捕獲断面積の変化などが原因と考えられ, μ_{FE} のひとつの制御手段になり得るものと考えられる。

絶縁膜の構造, 材料, 熱処理などの選択で N_{ss} を小, μ_{FE} を大にするためには本報のごとき多層構造絶縁膜系を採用すれば, 二層目絶縁膜を形成する際の Si-SiO₂ 界面のアニール効果, 絶縁膜界面のトラップと界面準位との相互作用, 界面のストレスの変化など多くのパラメータの関与が考えられ, 単一 MOS 系に比し改善の余地の大きい事がわかる。

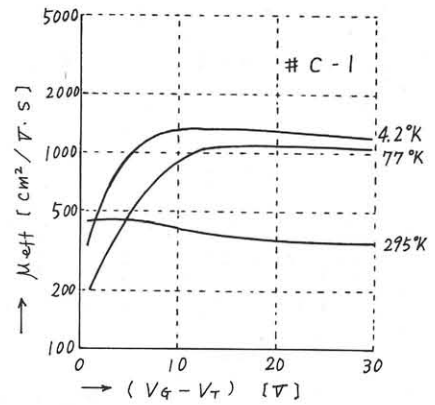


図3 μ_{eff} の V_g 依存性 (2)

= 参考文献 =

- 1) F.F. Fang, A.B. Fowler : IBM Research Report, December, 1967

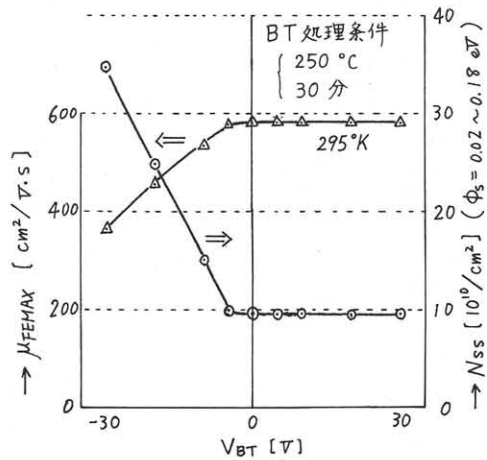


図4 BT 処理による特性の変化