

5-4 電氣的に書き換え可能な半導体不揮発性メモリの提案

電子技術総合研究所 垂井康夫 林 豊 永井清子

集積回路技術の急速な進歩によって経済的に大規模のメモリが半導体化されるようになり、安定な構造をもつ不揮発性メモリの必要性が益々大きくなって来た。この裏から、雪崩降服によって生ずる高エネルギー電荷を絶縁物内に注入する方法⁽¹⁾、絶縁物内の電極に注入する方法⁽²⁾が報告され、注目されている。しかしこれらの方法では電氣的な書き込みは可能であるが、電氣的な書き換えは未だ実現されていない。ここでは書き換え可能な素子を目的として行ったSiO₂内を通過する注入電流の基礎的な特性に基づいて、新しいデバイスの構成方法の提案を行う。

測定においてはfloating gateを用いると電荷の注入を行いながら注入電流の測定が出来ないので、通常のMOSトランジスタ構造を用いた。図1はnチャネルトランジスタについて、ゲート電圧に対するドレイン電流の変化を示す。実線は図2の近似と、 α に関するMcKay⁽³⁾のデータを使って次式を計算してfittingを行ったものである。この計算の過程において判明したことは、最も有効な t_{sc} の長さはたとえば $V_{GB}-V_{DB}=30V$ で 3000\AA という程度の小さいものである。

$$I = \int_0^{\infty} i_0 \exp\{\alpha(E)t_{sc} - 1\} dx \dots (1)$$

ドレイン電流とゲート電流の関係は図3に示す如く、 V_{GB} 一定としたときほぼ比例関係にあり、その傾きは V_{GB} と共に増大する。この増加は V_{DB} によるバリア高さの減少、雪崩によるキャリア発生箇所から界面までへの到達率などの総合によると思われる。メモリの書き換えを可能とするためには上記の電荷の注入のみならず、正孔を注入する必要がある。その一つの方法は雪崩を起す箇所を逆にすることである。図4はnチャネルを用いたときのドレイン電流とゲート電流の関係である。nチャネルの方がゲート電流は3桁程度小さい。その主な理由は図5に示すように電子と正孔に対するSiO₂のバリアの高さの違いと考えられる。

図3又は図4と逆のモードの注入を同一トランジスタ構造で行う方法は図7のように入ゲートをinversion方向にバイアスして、ピンチオフよりhot electronを発生させてそれを注入する方法である。この場合ピンチオフよりドレイン側ではチャネル電荷は表面から離れる電界を受けるから⁽⁴⁾ピンチオフよりソース側からの電荷注入が主となる。図4と同じ試料のこの動作による特性を図6に示す。

以上の測定によって確かめられた構造を使って電氣的書き換え可能なメモリを提案する。そのいくつかを示すと、図9に示すようなオフセット構造をもったfloating gateの上に更に第2ゲート電極を設け、チャネルのピンチオフより電子の注入を行うときは第2ゲート電極から加速電界を加え、正孔を注入するときはソース接合から雪崩注入を行う。又は図10に示すようにnチャネルトランジスタのfloating gate下にn⁺p接合を設けてドレイン接合の雪崩降服により電子を注入し、ソース接合を逆バイアスして正孔を注入する。

常に御指導いただき、駒宮電子デバイス部長、試料製作の一部を担当いただいた一瀬氏に厚く感謝します。

(4) 林他, 半導体工学

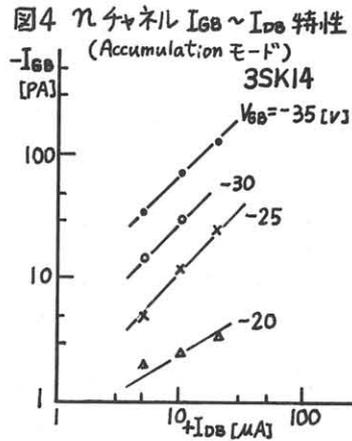
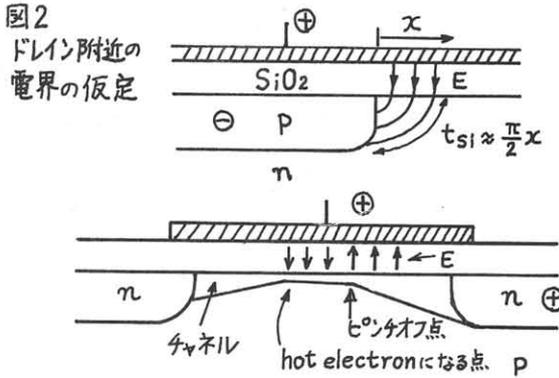
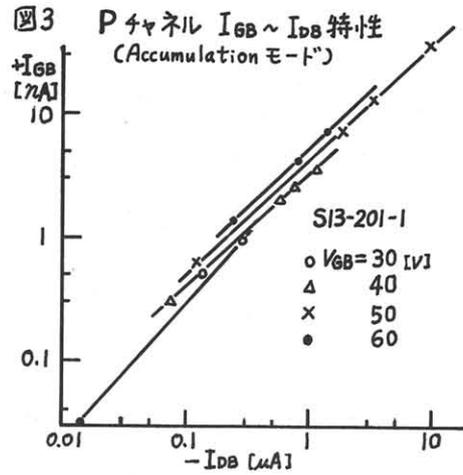
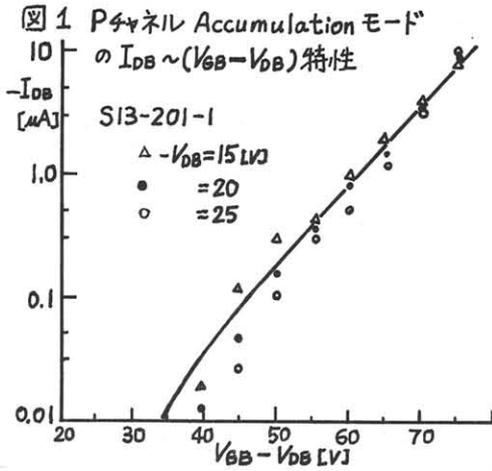
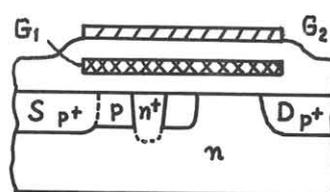
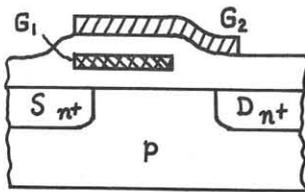
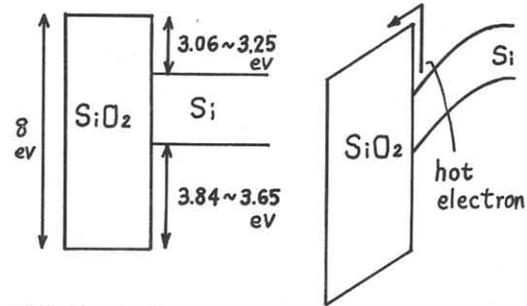
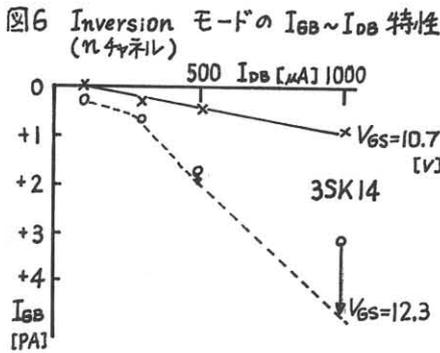


図7 Inversionモードの動作図



[文献]

- (1) 原他, トラス研資 SSD 71-3
- (2) D.F-Bentchkowsky 1971 ISSCC THAM 7.3
- (3) K.G. McKay Phys. Rev. 94, 4 P877 (1954)