

Ar イオン注入法を用いた圧縮歪み Si/緩和 Si_{1-x}C_x ヘテロ構造の作製

Fabrication of compressively strained Si/relaxed Si_{1-x}C_x heterostructures utilizing Ar ion implantation technique

○有澤 洋¹, 星 裕介¹, 藤原 幸亮², 山中 淳二², 有元 圭介², 中川 清和²,

澤野 憲太郎³, 宇佐美 徳隆¹ (1. 名大院工、2. 山梨大クリスタル研、3. 都市大総研)

○Y. Arisawa¹, Y. Hoshi¹, K. Fujiwara², J. Yamanaka², K. Arimoto², K. Nakagawa², K. Sawano³,
and N. Usami¹ (1. Nagoya Univ., 2. Univ. of Yamanashi, 3. Tokyo City Univ.)

E-mail: arisawa.you@a.mbox.nagoya-u.ac.jp

【はじめに】Si-MOSFETにおいて、チャンネル層に二軸性圧縮歪みを導入すると正孔移動度が大きく増大すると期待されている[1]。これまで我々は、ガスソース分子線エピタキシー法(GS-MBE)により Si(100)基板上に圧縮歪み Si/緩和 Si_{1-x}C_x ヘテロ構造を作製することを試みてきた[2]。また、Ar イオン注入により生じる残留欠陥を転位源とすることで高品質な緩和 SiGe 薄膜が作製できることを示した[3]。今回我々は、Ar イオン注入を施した Si(100)基板を利用することで圧縮歪み Si/緩和 Si_{1-x}C_x ヘテロ構造が作製できることを実証したので報告する。

【実験】まず、Si(100)基板に注入エネルギー25keV、注入ドーズ量 $1 \times 10^{15} \text{cm}^{-2}$ の条件で Ar イオンを注入した。その後 700°C で 10 分間、N₂ 雰囲気中で結晶性回復アニールを行った。これにより、Si 基板表面近傍に残留欠陥が形成される。この基板上に GS-MBE で、成長温度 550°C で膜厚 150nm の Si_{1-x}C_x 層、膜厚 20nm の Si 層を連続的に成長した。参照用試料として、イオン注入を施さない場合の試料も作製した。

【結果】イオン注入有りとなしのそれぞれの試料に対する (224) X 線回折逆格子空間マッピングを図 1(a)と 1(b)に示す。どちらの試料においても Si_{1-x}C_x の逆格子点が明瞭に見えており、単結晶成長されていることが分かる。イオン注入無しの試料では、Si_{1-x}C_x 層が完全歪みで成長されており、イオン注入有りの試料では、完全緩和で成長されている。これは、イオン注入欠陥が Si_{1-x}C_x 層の歪み緩和を促進させたことを示している。C 組成 x は、歪み緩和した試料で増加する傾向にあり、Si_{1-x}C_x 層が歪み緩和すると C 原子が置換格子位置に取り込まれやすくなることを示唆している[4]。次に、イオン注入有りとなしのそれぞれの試料に対するラマンスペクトルを図 2 に示す。イオン注入有りの試料では、527cm⁻¹ 付近にピークが見られ、緩和 Si_{1-x}C_x 層上に圧縮歪み Si が形成されていることを示している。また、このピーク位置から Si 層中には歪み量 0.8%の圧縮歪みが印加されていることが分かる。この値は、完全緩和 Si_{0.982}C_{0.018} 層上に Si 層を成長させた場合に生じる圧縮歪み量とほぼ一致しており、完全圧縮歪み Si 層が形成できたことを示している。

本研究は JSPS 科学研究費補助金 24360001 の支援を受けて行われた。

[1] D. Yu *et al.*, Phys. Rev. B **78** (2008) 245204 [2] K. Arimoto *et al.*, J. Cryst. Growth **362** (2013) 276

[3] K. Sawano *et al.*, Jpn. J. Appl. Phys. **42** (2003) L735 [4] K. Arimoto *et al.*, J. Cryst. Growth **378** (2013) 212

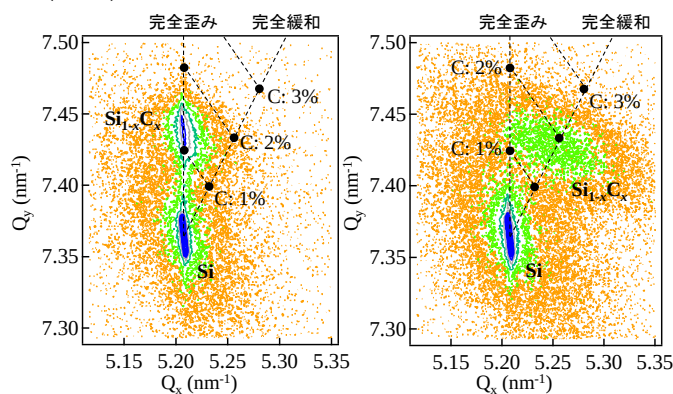


図 1. (a)イオン注入無しと(b)イオン注入有りの試料に対する(224)X 線回折逆格子空間マッピング

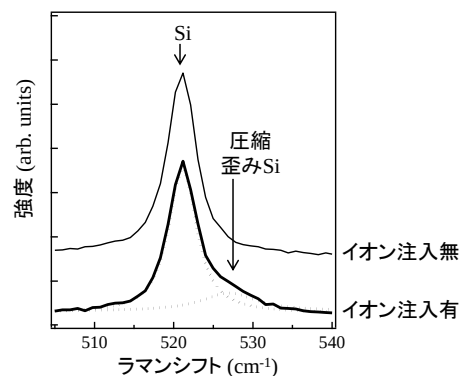


図 2. イオン注入有りとなしの試料に対するラマンスペクトル