

圧電 MEMS のためのスパッタ堆積による 大口径 Si 基板上への YSZ バッファ層のエピタキシャル成長 Epitaxial Growth of YSZ Buffer Layer on Large Diameter Silicon Substrate by Sputter Deposition for Piezoelectric MEMS

○西澤 信典¹、吉田 慎哉¹、和佐 清孝²、田中 秀治¹ (1. 東北大、2. 横浜市立大)

○Shinsuke Nishizawa¹, Shinya Yoshida¹, Kiyotaka Wasa², Shuji Tanaka¹

(1.Tohoku Univ., 2. Yokohama City Univ.) E-mail: nishizawa@mems.mech.tohoku.ac.jp

1. 緒言

c 軸配向 Pb(Zr,Ti)O₃ (PZT)系単結晶薄膜は、高い圧電定数と極めて低い誘電率という特異な特性を有しており、高性能圧電トランスデューサ薄膜として、振動型 MEMS ジャイロセンサなどへの応用が期待されている^[1]。これを実用化するためには、直径 6 インチといった大口径 Si 基板上へのバッファ層のエピタキシャル成長技術を確認する必要がある。先行研究^[1]では、第一層目のバッファ層として、イットリア安定化ジルコニア (YSZ) 薄膜をパルスレーザー堆積法 (PLD) によってエピタキシャル成長しているが、大口径化と量産性を考えると、PLD よりスパッタ法の方が望ましい。しかし、通常の反応性スパッタ法を用いて YSZ を Si 基板上に堆積させると、YSZ-Si 界面にアモルファス SiO_x 層が成長してしまい、高品質のエピタキシャル膜は得られない。そこで本研究では、アモルファス SiO_x 層の成長を抑制するために、金属堆積とその熱酸化を繰り返すという手法によって、高い結晶性を持つ YSZ 薄膜のエピタキシャル成長を試みた。

2. 実験方法

本研究では、Y ペレットを載せた Zr ターゲットをスパッタターゲットとした。まず、自然酸化膜を除去していない 6 インチ n 型 Si(100)基板をスパッタ装置に導入し、ランプヒーターを用いて所定の温度に加熱した。次に、Ar ガスを用いて厚さ 0.1~0.2nm の Y-Zr 合金層をスパッタ堆積させた。そして、圧力 0.1Pa の O₂ 雰囲気下で、Y-Zr 合金を酸化させた。この工程を 100 回繰り返して、(100)配向 YSZ 薄膜を Si 基板上に堆積させた。YSZ 薄膜の結晶配向性は X 線回折によって評価し、その結晶性は YSZ(200)におけるロックンギング曲線の半値幅を調べることで定量評価した。

3. 実験結果と考察

Fig. 1 (a)および(b)は、半値幅の基板温度および酸化時間依存性を示す。半値幅は、基板温度によって変化し、800°C 付近で最小値を示した。また、酸化時間を長くしすぎると、半値幅が極端に大きくなる、つまり、結晶性が著しく低下した。これは、長時間の酸化を行うと、YSZ-Si 基板界面において、厚いアモルファス SiO_x 層が成長してしまい、YSZ 薄膜の結晶構造が乱れることに起因すると考えられる。本研究では、基板温度 800°C、酸化時間約 60 秒において、半値幅 3.0° 以下の YSZ 薄膜を得た。

Fig. 2 に、本スパッタ堆積法および PLD を用いて成膜した YSZ 薄膜 (半値幅は両者ともに約 3°) の透過型電子顕微鏡像を示す。スパッタ堆積した YSZ 薄膜と Si 基板との界面において、厚さ約 5nm のアモルファス SiO_x 層が観察され、界面の一部で YSZ 薄膜の結晶性の乱れが確認された。一方、PLD で成膜した薄膜では、アモルファス SiO_x

層の厚さは約 1nm と薄く、結晶性の乱れはほとんどなかった。しかし、スパッタ成膜したものにおいても、主領域ではエピタキシャル成長していることが確認された。したがって、本手法によって比較的高品質の YSZ エピタキシャル薄膜を Si 基板上に形成できたといえる。

4. 結言

金属のスパッタ堆積と熱酸化を繰り返すことで、6 インチ Si 基板上に、比較的高品質の YSZ 薄膜をエピタキシャル成長させることができた。スパッタ条件をさらに最適化して、アモルファス SiO_x 層の成長をさらに抑制させることで、より結晶性の高い薄膜を形成できると考えられる。

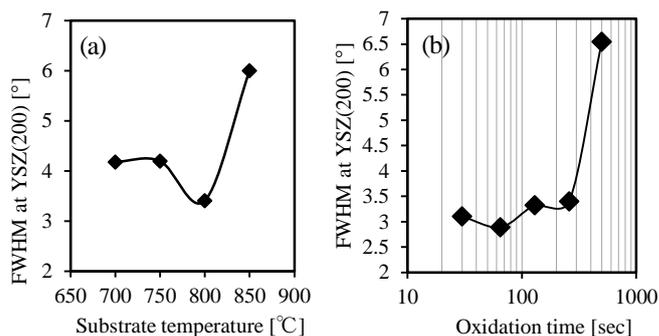


Fig. 1. Dependence of the full width at half-maximum (FWHM) of the rocking curve at YSZ(200) on (a) the substrate temperature (oxidation time, 260 sec) and (b) the oxidation time (substrate temperature, 800°C)

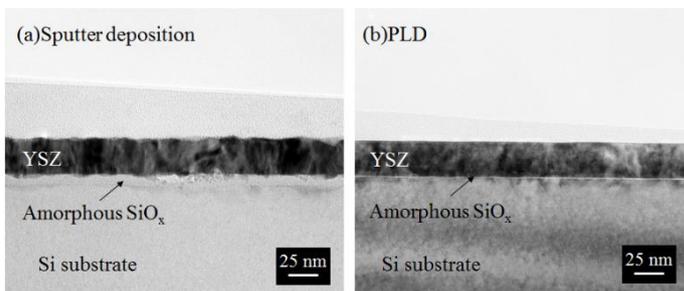


Fig. 2. Cross sectional transmission electron microscope images of the YSZ films prepared by (a) the sputter deposition and (b) PLD.

参考文献

[1] S. Yoshida *et al.*, "Highly c-axis-oriented monocrystalline Pb(Zr,Ti)O₃ thin films on Si wafer prepared by fast cooling immediately after sputter deposition," *IEEE Trans. Ultrason. Ferroelectr. Freq. Control.*, 61, 9, pp. 1552-8, 2014.

謝辞

本研究の一部は、日本学術振興会の科学研究費補助金 (基盤研究 (B) 25286033) および公益財団法人村田学術振興財団の支援により実施された。