

n-ウェルの形成のための Ge 基板上への Sb 拡散

Antimony diffusion into Ge substrate for n-well formation

九大・総合理工学府¹, 九大・産学連携センター²

○米田 亮太¹, 山本 圭介², 中島 寛²

Interdisciplinary Graduate School of Engineering Sciences, Kyushu Univ.¹, KASTEC, Kyushu Univ.²

○R. Yoneda¹, K. Yamamoto², H. Nakashima², E-mail: yamamoto.keisuke@astec.kyushu-u.ac.jp

1. はじめに Ge は、その高いキャリア移動度から次世代 CMOS チャンネル材料として注目されており、ゲートスタックやコンタクト等の要素技術研究が進んでいる。Ge-CMOS の実現にあたっては NMOS と PMOS の隣接配置が必須であり、そのためには p 形 Ge 上へ n-ウェルを形成するプロセスの構築が必要となる。今回我々は、p 形 Ge 上への n-ウェル形成を目的として、熱拡散による Ge 基板へのアンチモン (Sb) の中濃度ドーピング ($10^{17} \sim 10^{18} \text{ cm}^{-3}$ 程度) を試みたので、その結果を報告する。

2. 実験 Sbはspin on glass (SOG) を用いた固相熱拡散 (電気炉を使用) によってp形Ge (基板濃度 $1.6 \times 10^{16} \text{ cm}^{-3}$) に導入した。しかし、通常の熱拡散では、Ge表面のSb濃度は 10^{19} cm^{-3} 近い高濃度となり、MOSデバイスのウェルとしては適さない[1]。そこで本研究では、低温・短時間熱処理による不純物導入 (In-diffusion) の後に、高温・長時間熱処理による押し込み拡散 (Push-diffusion) を組み合わせた、二段階拡散によってSbを導入した (Fig. 1)。ここで、Push-diffusionの前に、熱処理中のGe表面からのSb外方拡散及び表面荒れを防ぐために、スパッタリングSiO₂膜によって表面保護を行った。拡散層は、ホール効果とSIMSによって電気的・材料的評価を行った。また、形成したn形領域上にメタルS/D型 p-MOSFETを試作し、デバイス動作の検証を行った[2]。

3. 結果と考察 Table Iに、「In-diffusionのみ」「In-diffusion + Push-diffusion (SiO₂保護あり)」「In-diffusion + Push-diffusion (SiO₂保護なし)」の三種類の試料の、拡散層のキャリア種類、シートキャリア密度 (N_s)、ホール移動度 (μ_{hall})、およびキャリア密度 (N) を示す。In-diffusionのみの試料はキャリア種類が電子であるのに対し、SiO₂保護なしでPush-diffusionした試料はキャリア種類が正孔へと変化していることから、In-diffusionで導入されたSbが、Push-diffusionによって外方拡散していると考えられる。一方、SiO₂保護ありの場合は、キャリア種類は電子のままであり、 N_s にも大きな変化がないことから、外方拡散は十分に抑制できていると考えられる。Figure 2に示したSIMSプロファイルから、Push-diffusion (SiO₂保護あり) によってSbはGeのより深くに拡散して、ピーク濃度が減少していることが見て取れる。最適条件下で形成したn形領域上 ($N = 7.8 \times 10^{17} \text{ cm}^{-3}$) に作製したメタルS/D型p-MOSFETの I_D - V_D 特性をFig. 3に示す。典型的なトランジスタの出力特性が得られていることから、二段階拡散によって形成したn形Ge層は、MOSデバイスを形成可能な品質を有することが分かった。

謝辞 本研究は博士課程教育リーディングプログラム「グリーンアジア国際戦略プログラム」の教育活動の一環として行われた。

参考文献 [1] Maeda et al., APEX 3, 061301 (2010). [2] Yamamoto et al., APEX 5, 051301 (2012).

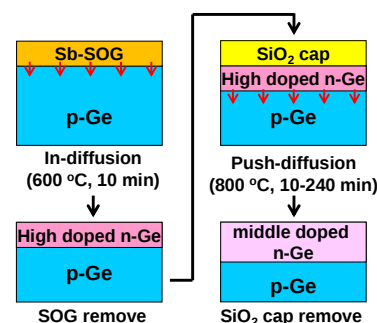


Fig. 1 Sample preparation procedure of this work.

Table I Electrical properties measured by Hall effect for Sb doped layer with various diffusion conditions.

	In-diffusion (600°C-10min)	In-diffusion + Push diffusion (850°C-10min)	
		w/ SiO ₂ cap	w/o SiO ₂ cap
Carrier	Electron	Electron	Hole
$N_s (\text{cm}^{-2})$	3.1×10^{14}	2.3×10^{14}	6.3×10^{14}
μ_{hall}	178	924	1580
$N (\text{cm}^{-3})$	4.4×10^{19}	1.0×10^{18}	1.3×10^{16}

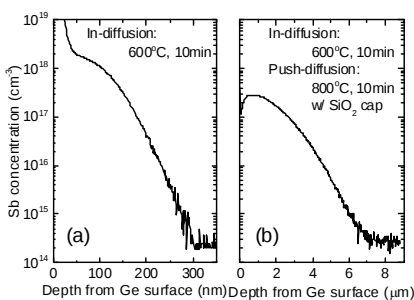


Fig. 2 SIMS profiles of Sb-diffused p-Ge. (a) w/o and (b) w/ push-diffusion.

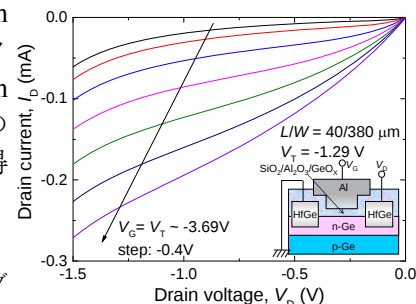


Fig. 3 I_D - V_D characteristic of metal S/D p-MOSFET fabricated on Sb-diffused n-layer.