

シリコン GAA ナノワイヤ MOSFET の低温サブスレッショルド特性

Subthreshold Characteristics of Silicon GAA Nanowire MOSFET at Low Temperatures

東大生研¹ ○(M1)関口 翔平¹, 安 珉柱¹, 更屋 拓哉¹, 小林 正治¹, 平本 俊郎¹Univ. of Tokyo, ¹Shohei Sekiguchi, Min-Ju Ahn, Takuya Saraya, Masaharu Kobayashi, Toshiro Hiramoto

E-mail: shohei@nano.iis.u-tokyo.ac.jp

【序】量子コンピュータにおける CMOS の動作環境は数 K 以下の極低温であるため、極低温での MOSFET の特性評価が重要になっている。本研究ではサブスレッショルドスイング(SS)に着目した。SS は、 $SS = (k_B T / q) \ln 10 (1 + \gamma)$ で与えられ、温度に比例する。ここで、 $\gamma = C_D / C_{ox}$ はボディファクタ、 C_D は空乏層容量、 C_{ox} はゲート酸化膜容量である。一方、SS は極低温では温度に比例せず、約 10mV/dec で飽和することが報告されている[1-7]。しかし、低温での SS の測定のほとんどは γ が大きい MOSFET で行われており、 $\gamma = 0$ の MOSFET に関する報告は少ない。そこで本研究では、室温での SS が 60mV/dec となる $\gamma = 0$ のシリコンゲートオールアラウンドナノワイヤ(GAA NW) MOSFET を作製し低温で SS を測定した。【デバイス構造】Fig. 1 に作製した GAANW MOSFET の模式図を示す。ワイヤ幅 $W = 10\text{nm}$ 、ワイヤ長 $L = 450\text{nm}$ 、ワイヤ高さ 15nm、ゲート酸化膜厚 7nm、BOX 膜厚 200nm である。ワイヤの実効幅(周辺長) W_{eff} は 50nm である。リファレンスとして大面積の FDSOI MOSFET も作製した($W/L = 20\mu\text{m}/30\mu\text{m}$)。【結果】Fig. 2 に室温における I_{DS} - V_{GS} 特性のバックバイアス(V_{BS})依存性を示す。FDSOI は V_{BS} によって特性がシフトするが、GAANW はシフトしていないため $\gamma = 0$ であり、また $SS = 60\text{mV/dec}$ であることを確認した。Fig. 3 に I_{DS} - V_{GS} 特性の温度依存性、Fig. 4(a)に SS の温度依存性を示す。SS は $I_{DS} \times L/W = 10^{-11} \sim 10^{-10}$ [A]間の SS の平均値を求めた。Fig. 4(b)は他の文献との比較である。室温で理想的な GAA NW でも他の文献と同様に約 10mV/dec で SS が飽和している。この現象の理由は低温での界面準位密度の増加[2-4, 6]と報告されてきたが、最近ではバンドテールエクステンションなどの新しいモデルが提唱されている[1]。【結論】 $\gamma = 0$ で室温で $SS = 60\text{mV/dec}$ を示す GAANW MOSFET の低温測定を行った。 $\gamma = 0$ の理想的な MOSFET でも極低温では SS の値が飽和することが実験的に確認された。

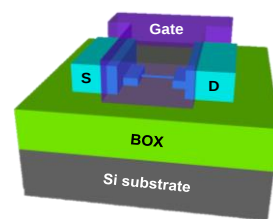


Fig. 1 A 3D schematic view of a fabricated Si GAA NW MOSFET.

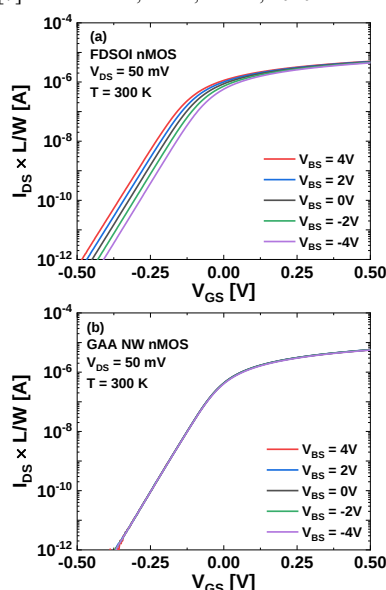
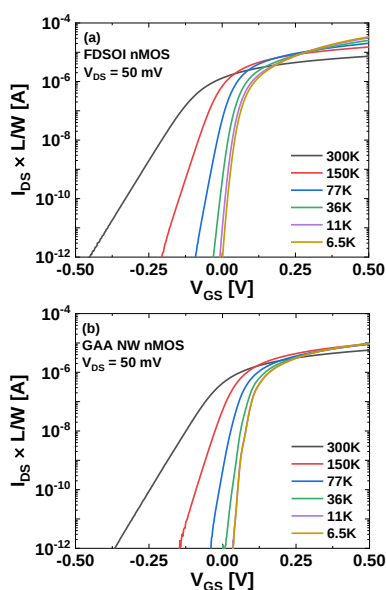
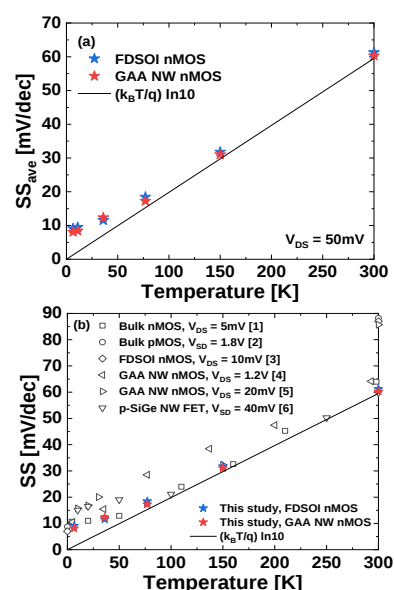
Fig. 2 Measured I_{DS} - V_{GS} characteristics with different V_{BS} at room temperature in (a) FDSOI and (b) GAA NW nMOSFETs. W_{eff} is used for W in nanowire.Fig. 3 Measured I_{DS} - V_{GS} characteristics at different temperatures from 300K down to 6.5K in (a) FDSOI and (b) GAA NW nMOSFETs.

Fig.4 (a) Measured SS as a function of the temperatures in FDSOI and GAA NW nMOSFETs. (b) Comparison with SS in the literature [1-6].