

Pt/Nb:STO 抵抗変化メモリにおける基本メモリ特性に対するプローブ接触の影響

The effect of probe contact on basic memory characteristics in Pt/Nb:STO resistive memories

東理大理¹ ○(M1)橋本 悠太¹, 青木 裕雅¹, 木下 健太郎¹

Tokyo Univ. of Science¹, ○Y.Hashimoto¹, H.Aoki¹, K. Kinoshita¹

E-mail: 1520537@ed.tus.ac.jp

【序論】これまでに, Pt/Nb ドープ SrTiO₃ (Nb:STO)構造の抵抗変化メモリにおいて, 抵抗変化が測定プローブ直下で生じやすいことを報告した.^[1] 故に, 素子領域にプローブを直接接触させての測定には細心の注意を払う必要がある. 本研究では, プローブの直接接触が Pt/Nb:STO の基本的なメモリ特性の評価に及ぼす具体的な影響について詳しく調べた. 【実験方法】Nb:STO (Nb 濃度 0.5 wt%, 面方位 (100))単結晶基板表面上に, シェドウマスク越しに絶縁層である AlO₂ (150 nm)をスパッタ法により成膜し, STO をライン状に露出させた. 続いて, STO ラインに直交する Pt (100 nm)ラインをスパッタ成膜することで, クロスポイント構造アレイを作製した. 素子領域 (STO ラインと Pt ラインの交差部)への接触を直接接触(direct), 素子領域を避けての接触を間接接触(indirect)と呼ぶ. プローブを当て直した時の電流-電圧(I - V)特性と抵抗保持特性(retention characteristics)について調べた.

【結果及び考察】Figs.1(a)と(b)に間接と直接接触により評価された I - V 特性をそれぞれ示す. ここで, Pt 電極への正電圧印加による低抵抗化と負電圧印加による高抵抗化の 1 組を 1 サイクルとし, サイクル毎にプローブを当て直した. 10 サイクルの間接測定の後, 続けて 10 サイクルの直接測定が実施された. 間接測定の結果は低抵抗化, 高抵抗化共に波形がほぼ一致しており, 高い再現性が確認された. 一方, 直接測定の結果は波形の一致が悪く, 再現性が低い. 直接測定の後, 再度間接測定得られた I - V 特性(21st)は, 初めに測定した間接測定のデータの波形とほぼ一致した. この結果は, 抵抗スイッチングがプローブ直下で優先的に生じるとする落合らの報告と整合する. Fig. 2 に間接接触と直接接触配置で評価された低抵抗値の保持特性を示す. 低抵抗状態の書き込みは+2 V の電圧掃引で行い, その後 1000 秒間 5 秒毎に 0.3 V 印可時の電流値を測定した. 間接測定の電流が連続的に減衰するのに対し, 直接測定では 450, 600, 750 秒付近でエラー, 電流値の飛び, が確認された. 直接でのみエラーが観測されることから, 環境ノイズによる影響とは考えにくく, 直接と間接で動作領域の実効的な面積が異なることに起因する可能性が高い. 即ち, 間接に比べて直接の動作面積が小さく, 電流密度が高いことがエラー発生の要因であると考えられる.

【参考文献】[1] 落合等, 第 66 回応用物理学会春季学術講演会, 10p-W641-14 (2019).

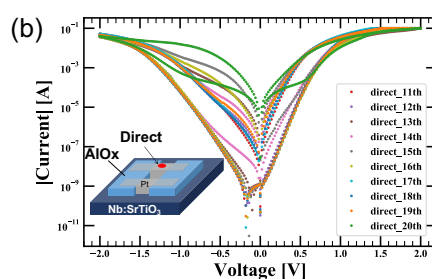
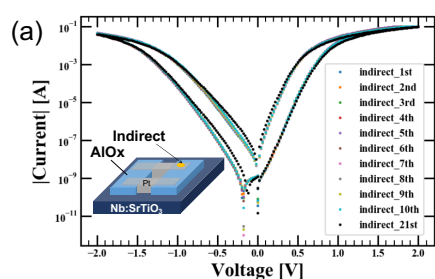


Fig.1 Reproducibility of I - V characteristics between (a) direct and (b) indirect measurement configurations.

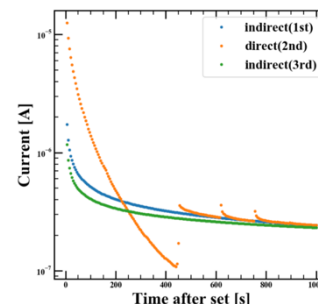


Fig.2 Data retention characteristics measured by indirect and direct configurations.