

自由曲面上への高精細電子回路の全印刷製造技術の開発

Development of all-print-production technology for high-resolution electronic circuits on free curved surfaces

東大工¹, ミノグループ², 豊田工大³

○井川 光弘¹, 池戸 裕明², 永瀬 和郎², 佐々木 実³, 長谷川 達生¹

U. Tokyo¹, Mino Group Co., Ltd², Toyota Technological Institute³

○Mitsuhiro Ikawa¹, Hiroaki Ikedo², Kazuro Nagase², Minoru Sasaki³, Tatsuo Hasegawa¹

E-mail: m-ikawa@g.ecc.u-tokyo.ac.jp

電子素材を含む流体（インク）のパターン塗布により電子回路を印刷製造するプリントドエレクトロニクス技術は、近年の多くの取り組みにより、配線パターンの高精細化や薄膜トランジスタ（TFT）等の高性能化が著しく進展しつつある。常温常圧でのプロセス性を活かした多様な応用展開が期待される一方、これらの技術を曲面上へのデバイス製造に適用しようとする、パターン露光やスピコート等の適用が途端に困難になるなど、平面上へのデバイス製造にはない各種課題が浮上してくる。本研究では、超高精細な電極配線印刷を可能にするスーパーナップ法（Fig.1）[1]、ポリマー半導体の均質製膜を可能にするプッシュコート法[2]、及び曲面フォトマスクの製作が可能な機能性パターン転写法[3]を組み合わせて、単純な貼り合せでは対応できない自由曲面上への高精細電子回路の全印刷製造技術を開発したので報告する。

本研究では、曲面フォトマスクを一品物として製造し、そのスーパーナップ法を用いた型写しによって量産可能な製造技術の開発を目指した（Fig.2）。このために、まずVUV光（波長172nm）のマスク露光のためのフォトマスクを作製した。フォトマスクは機能性パターン転写法を用いて曲面合成石英上にレジストパターンを形成し（Fig.3）、これに続くリフトオフ等により、10 μm 以下の精細度のクロムパターンを形成することにより得た。次に加圧成型により曲面フォトマスクと同形状に形成した曲面プラスチックフィルム基材上に、下地となるCytop層をスプレー塗布法により均一製膜した。この基材上に上記フォトマスクを密着させ、VUV光の均一露光によって光反応性パターンを形成した。続いて銀ナノインクを前記光反応性パターン上にブレード塗布することで、高精細な電極配線パターンが得られた。Cytop層はゲート絶縁層としても有用であるため、以上によるTFTの構築も可能である。[1] Yamada et al. Nat. Commun. (2016). [2] Ikawa et al. Nat. Commun. (2012). [3] 佐々木等、特開 2017-71202。

*本研究はJST研究成果最適展開支援プログラム(A-STEP)の一環として行われました。

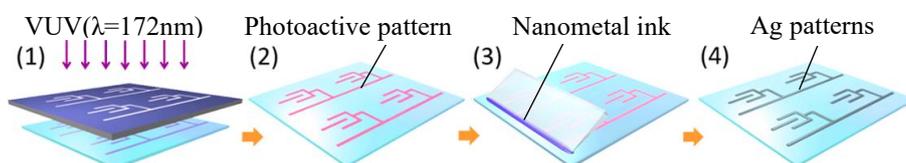


Fig.1 Schematic of the “SuPR-NaP” technique for flat surfaces [1].

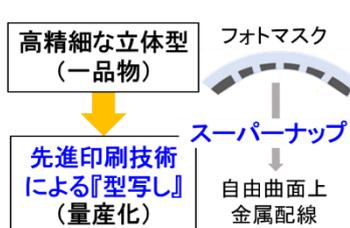


Fig.2 Outline of the concept.

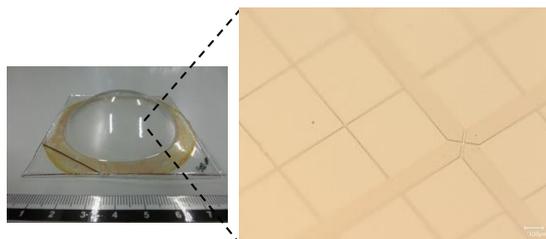


Fig.3 Curved silica plate with printed resist pattern (left), and its expanded optical micrograph (right) [3].