

プレーナ型ユニレグシリコン熱電素子の性能評価と薄膜寸法最適化

Characterization and optimization of planar-type uni-leg silicon thermoelectric generator

東大生研¹, フライブルク大学², ○柳澤 亮人¹, P. Ruther², O. Paul², 野村 政宏¹,
IIS Univ. of Tokyo¹, IMTEK U. Freiburg², ○R. Yanagisawa¹, P. Ruther², O. Paul², M. Nomura¹

E-mail: r-yanagi@iis.u-tokyo.ac.jp

背景・目的：シリコンを材料とした熱電発電素子(TEG)はトリリオンセンサーネットワークにおける電源としての利用などが期待され、近年では材料のナノ構造化による熱伝導率の低減と性能指数 ZT の向上を狙ってシリコンナノワイヤを熱電材料とする TEG が報告されている[1]。我々のグループでは、フォノン結晶(PnC)ナノ構造を作製したシリコン薄膜を熱電材料に用いてプレーナ型 TEG を作製し、ナノ構造による 10 倍の発電量向上を実証した[2]。本発表では、プレーナ型 TEG について、薄膜寸法に依存した抵抗と熱起電力の測定から、発電量を最大化する寸法の最適化を行った結果を報告する。

手法・結果：厚さ 300 nm、n 型にドーパされた多結晶シリコン SOI 上に、周期 300 nm、半径 106 nm の PnC ナノ構造を作製し、Ti 10 nm、TiN 30 nm、Al 300 nm の順にスパッタ及び真空蒸着を用いて配線を形成した。最後に気相フッ酸を用いて酸化膜層を一部エッチングし、図 1(a)に示すようなユニレグ配線のプレーナ型 TEG を作製した。試料は図 1 (b)に示すブリッジ幅 w_{Si} と PnC 長さ L_{PnC} を変えて作製し、電気抵抗と外部温度差 ΔT_{DEV} を与えた際の熱起電力及び発電量密度 (パワー/専有面積) を用いて評価した。ここで ΔT_{DEV} は試料下面のホットプレート温度と大気温度の差である。結果を図 1 (c, d)に示す。抵抗は w_{Si} が大きいほど減少するが、発電量密度は w_{Si} に対してピークを持つ。これは、 w_{Si} が小さい範囲では素子内の発電部分の割合が小さくなるため出力が得られない一方、幅が広い範囲では抵抗に占める配線抵抗 R_{wires} の割合が大きく面積当たりの抵抗が増加するためと考えられる。よって w_{Si} と w_{wires} の間に最適な比率が存在し、最適な w_{Si} が決定される。 w_{wires} 14.5 μm に対して最適な w_{Si} は 39 μm となった。また L_{PnC} について、長さに比例して素子内部の温度差 ΔT_{TE} が増加する一方で、抵抗の増加とのトレードオフの関係により最適な長さが得られ、測定した試料においては 8 μm 程度と推定された。

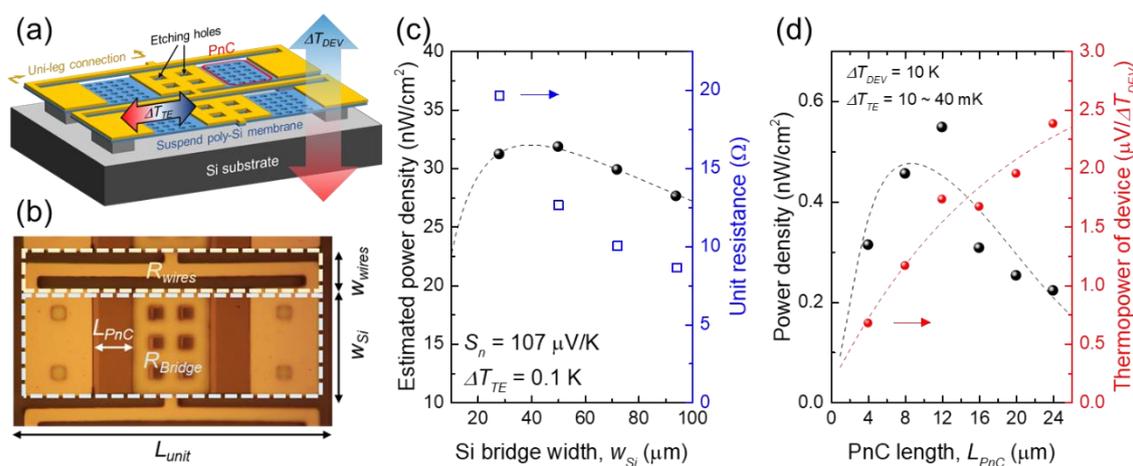


Figure 1 (a) Schematic picture of TEG. (b) Optical microscope photo of one TEG unit. (c) Power density on left axis calculated with measured resistance and Seebeck coefficient for the case of $\Delta T_{TE} = 0.1$ K and unit resistance on right axis. (d) Measured power density and device thermopower as a function of PnC length.

謝辞：本研究は、JST CREST (JPMJCR19Q3)、JST 未来社会創造事業 (JPMJMI19A1)、および科学研究費補助金 (17H02729) の支援により遂行された。**参考文献**：[1] I. Donmez Noyan, *et al.*, J. Power Sources 413, 125 (2019). [2] R. Yanagisawa, N. Tsujii, T. Mori, P. Ruther, O. Paul and M. Nomura, Appl. Phys. Express 13, 095001 (2020).