

(111) InAs-OI nMOSFET のチャネル薄膜化による 移動度向上の実現と伝導帯内の界面準位の実験的評価

Experimental demonstration of mobility enhancement by channel thickness scaling and
evaluation of interface traps inside the conduction band in (111) InAs-OI nMOSFET

○隅田 圭¹, 吉津 遼平², トプ ラサ トン カ デ イ ヲ^{1,2}, 竹中 充^{1,2}, 高木 信一^{1,2} (東大理工¹, 東大工²)

○K. Sumita¹, R. Yoshizu², K. Toprasertpong^{1,2}, M. Takenaka^{1,2}, S. Takagi^{1,2}

(U. Tokyo, School of Engineering¹, Faculty of Engineering²), sumita@mosfet.t.u-tokyo.ac.jp

【背景】III-V nMOSFETs の本質的な課題である低い半導体容量と、強い膜厚揺らぎ散乱に対して、極薄膜(111) InAs-OI 構造を用いることによる L 点伝導の実現によって、これらの課題を解決することが出来ることを我々は提案した[1]. 本研究では実際に膜厚を 3nm まで薄くした(111) InAs-OI nMOSFET を作製し、移動度の InAs 膜厚や温度依存性を調べた. 結果として確かに移動度が膜厚揺らぎ散乱によって支配的に決定され、薄膜化による L 点占有率の向上によって移動度が部分的に向上することを見出した. また強い量子効果によって、InAs nMOSFET の報告値の中で最も高いオンオフ比を実現した. 更に伝導帯内の界面準位を評価する新たな手法として、自己無撞着 Hall-QSCV (Quasi-static split CV)法を提案し、InAs の伝導帯内の界面準位を極めて定量的に評価することが出来た. 以上の結果を報告する.

【実験】 Smart cut と digital etching を組み合わせることで UTB (111) InAs-OI 基板を作製した後[1], Ta/Al₂O₃ ゲートを有する junctionless nMOSFET を作製した. ここで寄生抵抗を低減する為、チャネル部のみを薄膜化したりセス構造を用いている. この InAs-OI nMOSFET の断面 TEM 像を Fig. 1 に示す. 上面の RMS は 0.1 nm と極めて平坦なチャネルが digital etching のおかげで得られていることが分かる.

【結果】 I_D - V_G 特性の InAs 膜厚依存性を Fig. 2 に示す. 20nm の厚膜では junctionless 構造に起因してカットオフ特性はほとんど得られないが、6nm 以下の薄膜では良好なカットオフ特性が得られた. 薄膜化によってオフ電流が低下し、閾値電圧が正にシフトする結果は、量子効果によるバンドギャップの拡大によって説明出来る. 最大で 10^6 以上のオンオフ比が得られており、これは報告されている InAs nMOSFET の中では最も高い値である. Field-effect mobility の膜厚依存性を Fig. 3 に、Hall 移動度の電子密度依存性を Fig. 4 に示す. 移動度が InAs 膜厚の 6 乗に比例し、また 50~400 K の範囲で温度に無依存であった. これは膜厚揺らぎ散乱の典型的な性質であり、従って薄膜化による移動度向上は、[1]で提案した L 点伝導による m_z の向上とその結果としての膜厚揺らぎ散乱の抑制によって説明出来る. 薄膜では電子面密度 N_s の増大に伴って Hall 移動度が増大する傾向も、L 点の電子占有率の向上によって説明出来る. Hall 測定によって求めた N_s から表面ポテンシャルを、低周波極限 CV の積分から $N_s + N_{it}$ を求めることで、両者を比較して D_{it} を算出した. ここで InAs-OI のポテンシャルは裏面の界面準位電荷量にも影響を受ける為、 D_{it} のエネルギー分布と表面ポテンシャルを自己無撞着に収束するまで計算して求めている. 本研究で評価された InAs 伝導帯(CB)内の D_{it} と InGaAs の D_{it} との比較を Fig. 5 に示す[2]. CB 内では InAs の D_{it} は InGaAs よりも確かに低く、5.4nm-InAs-OI で誘起できる電子面密度の最大値は $1.2 \times 10^{13} \text{ cm}^{-2}$ と、これは In_{0.53}Ga_{0.47}As の場合[2]と比べて 3 倍の量となることが明らかとなった.

【謝辞】 本研究は、科学研究費補助金 (17H06148) 及び文部科学省ナノテクノロジープラットフォーム (JPMXP09A20UT0046) の支援により実施した. **【参考文献】** [1] 隅田 圭, 第 68 回応用物理学会春季学術講演会予稿, 2021 年. [2] N. Taoka *et al.*, IEDM, p.610 (2011).

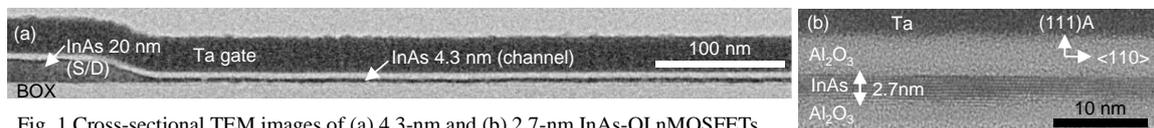


Fig. 1 Cross-sectional TEM images of (a) 4.3-nm and (b) 2.7-nm InAs-OI nMOSFETs.

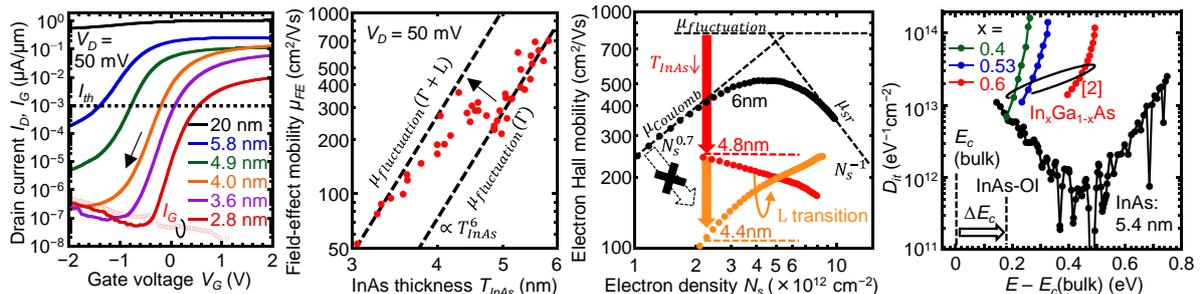


Fig. 2 I_D - V_G of InAs-OI nMOSFET Fig. 3 Field-effect mobility Fig. 4 Electron Hall mobility v.s. N_s . Fig. 5 D_{it} inside In_xGa_{1-x}As CB