

c-Si 表面パッシベーションにおけるプラズマ誘起欠陥とバンド構造

Plasma-induced defects and band structure in c-Si surface passivation process

¹産総研, ²九大, [○]布村 正太¹, 坂田 功¹, 榎田 創¹, 古閑 一憲², 白谷 正治²

¹AIST, ²Kyushu Univ., [○]S. Nunomura¹, I. Sakata¹, H. Sakakita¹, K. Koga^{2,3}, M. Shiratani²

E-mail: s.nunomura@aist.go.jp

先端半導体デバイスの作製において、成膜、エッチング、インプラ等の工程にプラズマプロセスが広く用いられる。プラズマプロセスは、非平衡材料の形成や微細加工を可能にする一方、半導体表面に欠陥を形成し（図1）デバイス性能を律速する課題を抱える。そのため、このプロセス起因のプラズマ誘起欠陥を理解し制御することが重要である[1]。

筆者等は、これまで、結晶シリコン太陽電池の高効率化を目指し、表面パッシベーションの向上に関する研究を進めてきた。表面パッシベーションは、結晶シリコン（c-Si）上に水素化アモルファスシリコン（a-Si:H）を10nm程度成長させることで実現できる。しかし、その性能は、a-Si:H/c-Si 界面に発生するプラズマ誘起欠陥とバンド構造に強く依存し、その詳細は十分に理解されていない。今回、a-Si:H 及びエピタキシャル Si（epi-Si）をパッシベーション膜として選び、プラズマ成膜下の膜成長時のパッシベーション性能を調査した [2]。

実験では、SOI(silicon on insulator) 基板上に水素希釈シランプラズマを用いて a-Si:H もしくは epi-Si を成長させた（図2）。水素希釈 D を制御し、D=0 で a-Si:H を D=20 で epi-Si を成長させた。膜成長時のパッシベーション性能を調査する目的で、レーザー（波長 520nm、出力 1mW）を SOI 基板に照射し、SOI 内を流れる光電流を実時間その場計測した。光電流は界面欠陥に強く依存し、光電流の増減からパッシベーション性能を評価することができる[1]。

図3に、a-Si:H 及び epi-Si 膜成長時の光電流の時間変化を示す[2]。膜成長は、プラズマをパルス化し複数回に分けて行った。図より、光電流 I_p は、極薄膜（<約 3.0nm）の成長に伴い減少し、厚膜化に伴い増加することがわかる。また、光電流の減少は、epi-Si 成長（D=20）で大きい。これらの結果は、(i) 極薄膜成長時におけるプラズマ誘起欠陥の発生、(ii) バンドオフセット未形成によるパッシベーション性能の低下を示唆する。講演では、実験方法及び結果の詳細を紹介し、プラズマ誘起欠陥とバンド構造がパッシベーション性能に及ぼす影響を議論する。

謝辞：科研費（18K03603）の助成及び NEDO の支援を受けました。この場を借りて感謝の意を表します。

[1] S. Nunomura et al., *Phys. Rev. Appl.* **10**, 054006 (2018).

[2] S. Nunomura et al., *J. Appl. Phys.* **128**, 033302 (2020).

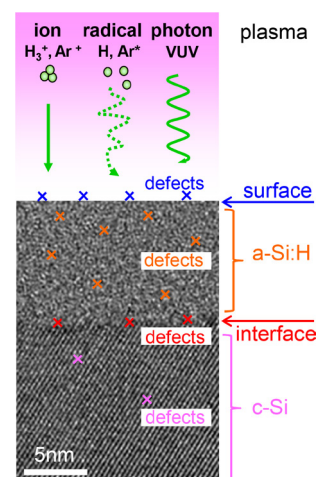


図1 a-Si:H/c-Si 界面におけるプラズマ誘起欠陥。

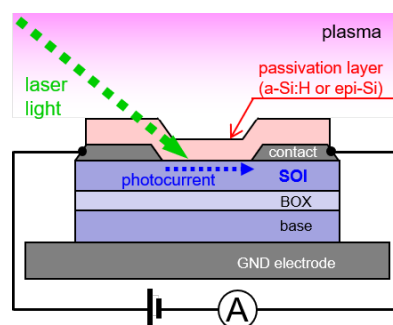


図2 実験の概要。膜成長時に SOI 内の光電流を計測。

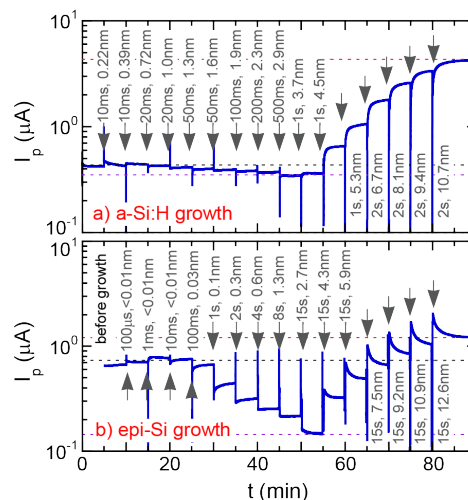


図3 光電流の時間発展 (a) a-Si:H 成長時(D=0). (b) epi-Si 成長時(D=20). 成膜のタイミングを矢印で示す。数値は成膜時間と膜厚。