

断熱量子磁束パラメトロンを用いた 8 ビット積分回路の動作実証

Demonstration of an 8-bit digital integrator using adiabatic quantum flux parametron

○横国大院理工¹, 横国大 IAS²°(D1)沈 泓翔¹, 竹内 尚輝², 山梨 裕希^{1,2}, 吉川 信行^{1,2}Dept. of Electrical and Computer Eng., Yokohama Nat. Univ.¹, IAS, Yokohama Nat. Univ.²°Hongxiang Shen¹, Naoki Takeuchi², Yuki Yamanashi^{1,2}, Nobuyuki Yoshikawa^{1,2}

E-mail: shen-hongxiang-kr@ynu.jp

量子コンピューターは、現在のコンピューターでは実現不可能な膨大な量の計算を短時間で行うことができる可能性を持つ。現在、量子アニーリング方式の量子コンピューターとして、Josephson parametric oscillator (JPO)を量子ビットに用いた量子アニーラの研究が行われている。我々は、量子ビットの状態を断熱量子磁束パラメトロン(Adiabatic Quantum Flux Parametron; AQFP) [1] を用いて低温部で読出し、低温部で情報処理を行う方法を検討している。しかしながら、AQFP によるワンショットの読出しでは熱雑音により十分な Fidelity を得ることができない。そこで読出し結果を低温部に置いた AQFP デジタル回路で積分することを提案する。今回、AQFP を用いた 8 ビット積分回路を設計し、その動作を 4.2K で実証したので報告する。

Fig. 1 は設計した 8-bit AQFP 積分回路のブロック図であり、積分された結果は、 $x_n, x(n-1), \dots, x_2, x_1, x_0$ で表されている(ここで $n=7$)。CL 信号が論理 1 の時、システムはリセットされ、積分データは 10000000 にセットされる。CL 信号が論理 0 の時、システムは 10000000 から積分を開始する。入力信号が論理 1 の場合、積分データに 1 がプラスされる。入力信号が論理 0 の場合、積分データか

ら 1 がマイナスされる。任意長の入力ビットを入力の後、最後に MSB (most significant bit)の値によって、AQFP の読出し結果を確定する。ここで C_1 や C_2 は、各個ブロックのキャリービットである。 C_n が論理 1 の時、積分データがオーバーフローしたことを表す。これは、カウントデータが 00000000 から 11111111 になるか、11111111 から 00000000 になることに相当する。この場合、積分器のビット長が足りないことを示している。

Fig. 2 に CRAVITY の HTSP を用いて設計・試作した回路のチップ写真を示す。回路の総面積は約 $3000 \text{ um} \times 500 \text{ um}$ であり、Fig. 1 に示した各ブロックの面積は、 $340 \text{ um} \times 500 \text{ um}$ である。また、回路の接合数は 782 である。4.2K で測定を行い、低速において正常動作を確認した。DC バイアスのマージンは $-20\% \sim 20\%$ であり、AC 励起電流のマージンは $-32\% \sim 32\%$ であった。

参考文献

- [1] N. Takeuchi, et. al., IEEE Trans. Appl. Supercond., vol 23,1700304, 2013.

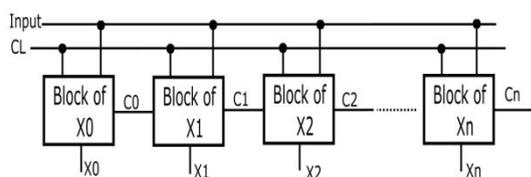


Fig. 1 Block diagram of an AQFP integrator

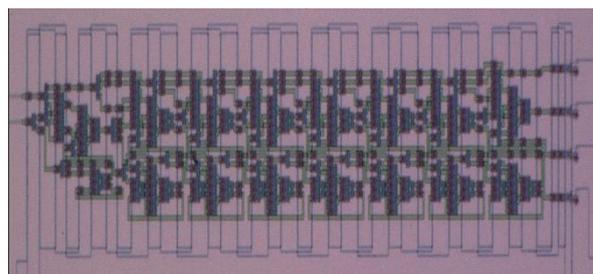


Fig. 2 Microphotograph of an AQFP integrator