

Ni/Ta₂O₅/TiN 素子におけるデジタルおよびアナログ抵抗変化

Digital and analog resistive switching characteristics in Ni/Ta₂O₅/TiN cells

°宮谷 俊輝¹, 山田 和尚¹, 木本 恒暢¹, 西 佑介^{1,2} (京大院工¹, 舞鶴高専²)

°Toshiki Miyatani¹, Kazutaka Yamada¹, Tsunenobu Kimoto¹, Yusuke Nishi^{1,2}

(Kyoto Univ.¹, NIT Maizuru College²)

E-mail: miyatani@semicon.kuee.kyoto-u.ac.jp

抵抗変化型メモリは素子抵抗のアナログ制御が可能であることから、シナプス素子の有力候補として期待されているが、アナログ抵抗変化現象のメカニズムが未解明であるという課題が残されている[1]。このメカニズム解明に向けて、デジタルおよびアナログ抵抗変化が発現する条件を明らかにする必要がある。本研究では、抵抗変化層として Ta₂O₅ を用いた Ni/Ta₂O₅/TiN 積層素子において、フォーミング時の印加電圧を制御することで、デジタルおよびアナログ抵抗変化特性が選択的に得られることを確認したため、これに関して報告する。

SiO₂/Si 基板上に、下部電極として TiN(60 nm)/Pt(60 nm)、抵抗変化層として Ta₂O₅(30 nm)、上部電極として Ni(25 nm, 100 μmΦ)を、スパッタリングにより堆積した。TiN および Ta₂O₅は、ターゲットとして Ti および Ta を、反応性ガスとして N₂ および O₂ を用いて、それぞれ成膜した。この Ni/Ta₂O₅/TiN 積層構造を有する素子の抵抗変化特性を評価した。

図 1 および 2 に、デジタルおよびアナログ抵抗変化の典型的な電流電圧特性を示す。それぞれ、急峻なおよび緩やかな抵抗変化がみられる。図 1 において、初期状態の素子に正電圧を印加すると、4 V 程度から電流変動が生じ始め、7 V 程度で急激に電流が増加し(フォーミング)、100 Ω程度の低抵抗状態へ遷移する。その後、正電圧印加で高抵抗化(リセット)、負電圧印加で低抵抗化(セット)が生じる。次に、図 2 において、電流変動がみられる印加電圧(約 3.5-6 V)で正電圧掃引を止めることで、100 kΩ程度の抵抗状態への遷移が生じる。その後、正電圧印加でセット、負電圧印加でリセットが生じるアナログ抵抗変化が得られる。ここで、TiN は酸素と容易に反応するため、Ta₂O₅ 層の Ta₂O₅/TiN 界面付近では、酸素空孔(V_O)密度が高い V_O-rich 領域が存在すると考えられる[2]。このように、抵抗変化層中に V_O-rich および V_O-poor 領域が形成される素子において、フォーミング後の低抵抗状態(100 Ω程度)よりも高い抵抗状態への遷移(図 2 ①)が生じうことは、Pt/TaO_x/Ta₂O₅/Pt 素子においても報告している[3]。この初期状態から特殊な抵抗状態への遷移が、Pt/TaO_x/Ta₂O₅/Pt 素子と同様に、Ni/Ta₂O₅/TiN 素子においても、アナログ抵抗変化現象の発現のために重要なプロセスであるといえる。また、Ni/Ta₂O₅/TiN 素子では、Pt/TaO_x/Ta₂O₅/Pt 素子よりも 2 桁程度小さい低電流領域でのアナログ抵抗変化が可能である。

[1] R. Waser *et al.*, *Faraday Discuss.*, **213**, 11 (2019). [2] 山田 和尚 他, 第 80 回秋応物, 19p-E311-7 (2019).

[3] 宮谷 俊輝 他, 第 80 回秋応物, 19p-E311-6 (2019).

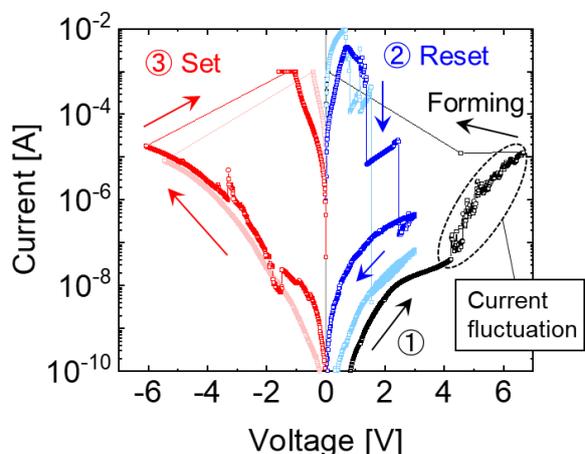


Figure 1: Digital resistive switching characteristics in Ni/Ta₂O₅/TiN cells.

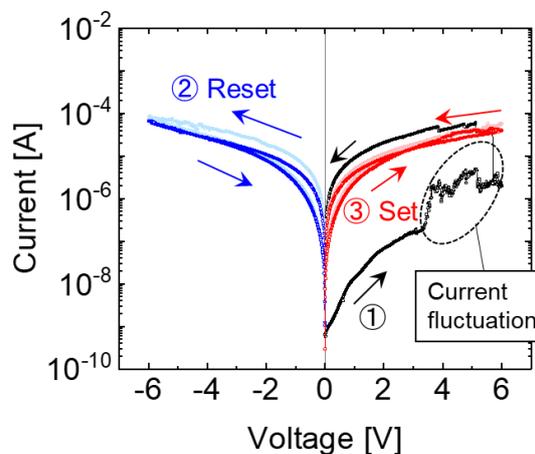


Figure 2: Analog resistive switching characteristics in Ni/Ta₂O₅/TiN cells.