

一筆書きの定理をモデルとした単電子情報処理回路の設計

Design of single-electron information-processing circuit for solving theory of unicursal curves

○塚田 聖司、大矢 剛嗣 (横国大理工)

○Seiji Tsukada, Takahide Oya (Yokohama National Univ.)

Email: tsukada-seiji-wm@ynu.jp

1. 研究背景・目的

近年、ナノテクノロジーの発展により、多種多様なナノデバイスが台頭してきている。そのうちのひとつとして、電子1個単位で制御をする単電子回路が存在する。この回路の特徴として、低消費電力、高集積性、並列処理に優れることなどが挙げられるが、未だ最適な情報処理の手法は確立されていない。

単電子回路の処理手法として、電子トンネルの発生を連鎖させることで、反応の拡散する様子を波の伝搬として表現できる^[1]。波の伝搬を応用することで、より高度な問題を効率的に解くことが可能となる。そこで、最短経路問題や巡回セールスマン問題などのグラフ理論と呼ばれる分野を表現することとの相性が良いと考え、グラフ理論のうち、一筆書きの定理^[2]を単電子回路で表現することを本研究の目的とする。

2. 研究内容

本研究では、一筆書きの定理を模倣した単電子回路の情報処理手法を提案する。一筆書きの定理は次の3つの段階によって構成される。まず一つ目はグラフの奇点の数を調べるという段階である。ここで、奇点とは辺の数が奇数である頂点を指す。次に、グラフに存在する閉路をすべて探索する段階。これは、一度使用した辺は使えないことと、奇点から奇点も閉路の一つとすることを条件とする。ここで、閉路とは始点と終点と同じ路のことを指す。最後に、探索された閉路を、ある法則に基づいて使用し、一筆書きをする段階である。ある法則とは、奇点がある場合には奇点から、ない場合には任意の点から一筆書きを始め、途中で別の閉路に当たった場合にはその閉路を完成させてから元の閉路に戻ってくるというものである。本研究ではこれらの段階をそれぞれ、奇点探索フェーズ、閉路探索フェーズ、一筆書きフェーズと名付け、これらの段階を単電子回路により順番にクリアすることで一筆書きの定理を実現する。

今回の報告では、奇点探索フェーズを行う回路の設計について述べる。波の伝搬は単電子メモリを二次元平面的に配列及び多層化することにより表現した。単電子メモリとはコンデンサと二重のトンネル接合を直列に接続した素子である。奇点探索フェーズは3層構造により構成した。1層目は単電子メモリの二次元配列、2, 3層目は単電子メモリを接続した。奇点探索フェーズの設計回路を Fig. 1 に示す。これにより1層目ではグラフを、2層目では頂点の座標、3層目では奇点の座標を得ることができた。

今回は、単電子回路において一筆書きの定理の奇点探索フェーズを設計し、動作確認を行った。詳細は講演にて述べる。

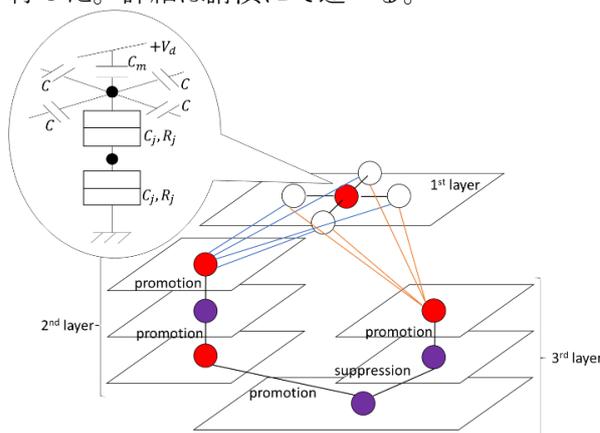


Fig. 1 Designed searching odd vertex phase circuit

【参考文献】

- [1] T. Oya, et al., *Int'l J. Unconv. Comp.* **1**, pp. 177-194, (2005).
 [2] N.ハーツフィールド・G.リングル, "グラフ理論入門," 鈴木晋一 訳, サイエンス社, pp. 53-61, (1992).

【謝辞】

本研究の一部は JSPS 科研費・基盤研究 (A)(JP18H 03766), (B)(JP19H02545)の助成を受け実施された。