# 熱光学位相シフタ内蔵型高速平面導波路デジタルホログラフィック顕微鏡

Preliminary experiment of high-speed Planar Lightwave Circuit Digital Holographic Microscope with thermo-optical phase shifter 電気通信大学<sup>1</sup>, 岡本研究所<sup>2</sup>, <sup>O</sup>(B)仲間一貴<sup>1</sup>, (M1)五味英晃<sup>1</sup>, (M2)児玉周太朗<sup>1</sup>, 岡本勝就<sup>2</sup>, 渡邉恵理子<sup>1</sup>

The University of Erectro-Communications<sup>1</sup>, Okamoto Laboratory<sup>2</sup>,

<sup>O</sup>Kazutaka Nakma<sup>1</sup>, Hideaki Gomi<sup>1</sup>, Shutaro Kodama<sup>1</sup>, Katsunari Okamoto<sup>2</sup> and Eriko Watanabe<sup>1</sup>

E-mail: phase@fourier.ghrdp.uec.ac.jp

### 1. はじめに

デジタルホログラフィック顕微鏡(Digital Holographic Microscope: DHM)[1]は微小物体の振幅情報と定量位相情報を測定可能な技術であるが、光学系が大型化になるという課題があった。我々は装置の超小型化と位相シフト高速化のため、熱光学位相シフタ内蔵型高速平面導波路デジタルホログラフィック顕微鏡(high-speed Planar Lightwave Circuit Digital Holographic Microscope with thermo-optical phase shifter: 高速 PLC-DHM)を開発した。この高速 PLC-DHMは PLCにヒーターを内蔵することで従来の PLC-DHM<sup>[2]</sup>より位相シフト時間が大幅に短縮できる。本研究では、高速 PLC-DHM による動画像取得を行ったので報告する。

## 2. 高速 PLC-DHM による動画像取得

高速 PLC-DHM はレーザ等(本稿では LD, 632.8 nm, 40 mW)を光源とし、平面導波路内で物体光と参照光に分波し、端面からの出射光を点光源とすることで、対物レンズを必要せず DHM を実現できる。また、撮像素子で記録された干渉縞を位相シフト法と光波伝搬計算によって再生像を取得する。

Figure 1 は PLC の概略図と断面図を示している。PLC は4層構造であり、1 層目は導波路、2 層目から4 層目はヒーターや電極で構成される位相シフタである。 導波路上に Cr の薄膜ヒーターと配線、Au の電極と配線が蒸着されている。 電極から電流を流すと Au の配線上を伝いヒーター部分に達する。 電流は Cr の薄膜ヒーターに流れることで熱され、熱光学効果[3]で参照光を高速に位相シフトされる。 位相シフタが PLC に内蔵されている

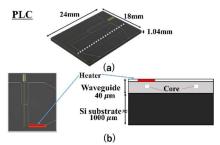


Fig. 1 (a) Schematic diagram of PLC, (b) Cross section of PLC

Table 1 Specification of high-speed PLC-DHM

CMOS	Pixel Numbers /pixel	2048×1536
	Pixel Size /μm	3.45
	Frame rate /fps	119
PLC- DHM	PLC size/ mm	24 ×18 ×1.04
	Phase shift cycle time /ms	10
	Frame rate of	25
	reconstructed image /fps	
	Spatial Resolution / um	1.2

ことで高効率な熱光学効果を得られるため 2.5 ms で 2πの位相変調が可能である。

Table 1 に高速 PLC-DHM の仕様を示す。 本シス テムで動画再構成時間のボトルネックとなるデバ イスは CMOS のフレームレイト 119 fps である。 そ のため、PLC-DHM における干渉縞取得のフレー ムレイトは 100 fps と設定し、それに伴い位相シフ ト間隔は10 ms とした。4段階位相シフトの時間は 4 フレームで 40 ms となり、再構成動画のフレーム レイトは 25 fps となる。また、PLC のヒーターに流 す電流と CMOS とのトリガー制御を行うことで、 CMOS の持つ高速性をほぼ最大まで活かすこと が可能である。ここで、相対位相差π/2 の干渉縞 4 枚を連続して1セットとして再構成すると、前後フ レーム約 ±20 ms にて平均化されることになるが 4 段階位相シフトによる時間遅延を抑えた動画像が 取得できる。この手法では、平均化が施されてい るものの 100 fps にて連続した再構成動画像を取 得できる。発表時には再構成像を動画にて紹介 する予定である。

### 3. まとめ

本研究では PLC にヒーターを内蔵した高速 PLC-DHM を開発し、動画像取得を実証した。今 後はマルチスペクトル化による再構成動画像の取 得を行う。

**謝辞:**本研究の一部は自動車等機械工業振興補助事業(JKA)の研究の助成を受けたものである。

#### 参考文献

- [1] J. W. Goodman, et al. Appl. Phys. Lett. **11** 77(1967).
- [2]K. Inomoto, et al. Jpn J.Appl. Phys. **58** SKKC01(2019).
- [3] K. Okamoto, et al. Opt. Lett 35 2103(2010).