

圧電 MEMS デバイス向け PbZrTiO₃ スパッタ量産化技術

○小林宏樹^{1*}, 松岡耕平¹, 露木達朗¹, 木村勲¹, 神保武人¹

¹株式会社アルバック

Mass production technology of PbZrTiO₃ by sputtering method for piezoelectric MEMS devices

○Hiroki Kobayashi^{1*}, Kouhei Matsuoka¹, Tatsuro Tsuyuki¹, Isao Kimura¹, Takehito Jimbo¹

¹ULVAC Inc.

MEMS (Micro Electro Mechanical System, 微小電気機械システム) 技術は、各種基板上に電子回路と微小機械構造を集積させたデバイスである。その組み合わせによって様々な機能を発現するものであり、スマートフォン、自動車、(産業用) ロボットなど、近年の社会インフラを支える必要不可欠な技術となっている。これら技術の進展に伴い、高性能・高付加価値デバイスとしての MEMS への期待がますます高まってきている。特に Si を基板、構造部材として、ドライエッチングなどの微細加工技術を用いて作製される Si-MEMS は CMOS との融合が可能となるため、高性能化、多機能化、低消費電力、小型・軽量化、低コスト化などの同時実現が可能となる。このような背景から、Si-MEMS 上へのジャイロセンサ、マイクロアクチュエータ、インクジェット等を 作りこむための圧電素子の適用を始めとして、その応用範囲は急速な拡がりを見せている。筆者らはこれまで MEMS 用に様々な機能性材料薄膜の形成プロセス開発を行ってきたが、本稿では、その中でも特に今後の応用展開が期待される圧電材料の Pb(Zr,Ti)O₃(PZT)について紹介する。

PZT 膜及び上下部電極は全てスパッタリング法で形成され、基板は φ200 mm Si 基板を用いている。スパッタリングターゲットには PbO が 30%過剰添加された PZT (Zr/Ti=52/48)セラミックターゲット(アルバック製)を用いた。また、PZT 膜の成膜速度は 3.8μm/h であった。

一般的に PZT 膜の結晶化温度はスパッタリング法で 600°C 程度であり、CMOS の耐熱性の観点から、MEMS-PZT と CMOS 混載の課題は PZT の成膜温度を下げることである。PZT 成膜温度として 500°C以下の低温プロセスが必要とされ、従来の PZT 成膜温度では CMOS への搭載は困難であった。筆者らは、下部電極と PZT 間にバッファ層を適用することで、PZT 成膜温度の低減を図れるのではないかと考え、実験を行っ

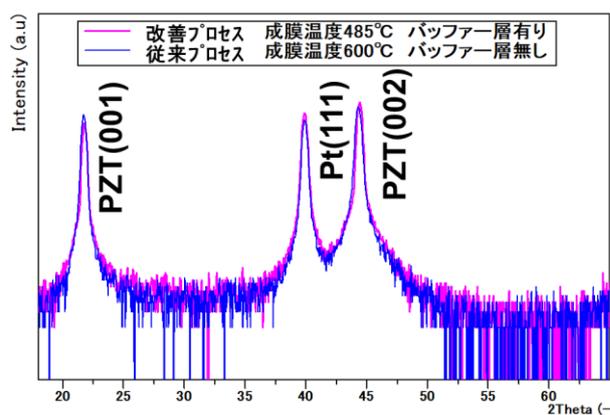


Fig. 1. PZT 膜の XRD 測定結果

た。

図 1 に、従来プロセスと改善プロセスとの結晶配向性の比較を示す。この結果から、成膜温度 485°Cにおいても、パイロクロア相の発生しない、ペロブスカイト単相の PZT 膜を形成できることを確認した。

PZT 膜の電気的特性、圧電特性および量産技術の詳細に関しては当日報告する。

文 献

- 1) 鄒 弘綱 : セラミックス **47**, 760 (2012).
- 2) K. Suu : 4th international workshop on Piezoelectric MEMS, Kobe (2014) I-1.
- 3) S. Fujii, I. Kanno, T. Kanda, and R. Takayama : Jpn. J. Appl. Phys., **36**, 6065 (1997).
- 4) I. Kanno, H. Kotera, and K. Wasa : Sensors and Actuators A, **107**, 68 (2003).
- 5) S. Hiboux, P. Muralt, and N. Setter : Proc. MRS Fall Meeting, **596**, 499 (1999).
- 6) K. Suu : 10th International Conference on Materials for Advanced Technologies, Singapore (2019).

*E-mail: hiroki2_kobayashi@ulvac.com