

改良型スパッタ法による強誘電体メモリ材料ナノ結晶の形成

○西田 貴司, 松澤 杏美, 大賀 直哉, 小野 淳之佑, 田中 響, 渡邊 力, 井上 瑞基

福岡大学 工学部

Fabrication of nanocrystals of ferroelectric memory materials by improved sputtering

○Takashi Nishida, Kyomi Matsuzawa, Naoya Ohga, Junnosuke Ono, Hibiki Tanaka, Chikara Watanabe, Mizuki Inoue

Faculty of Engineering, Fukuoka University

1. はじめに

急速な情報通信の発展と普及に伴い、各種電子機器の省電力化、特にネットワークやサーバー関連機器の消費電力低減が大きな課題となってきた。コンピュータのノーマリーオフ、インスタントオン化が解決策であるが、ここに必要なキープデバイスとして不揮発、高速で動作する次世代メモリに期待が集まり、強誘電体メモリ (FeRAM) はその候補の一つである。実現のためには強誘電体材料のナノサイズ化と一層の超高品質化が要求される。本研究ではスパッタ法を改良して強誘電体材料であるペロブスカイト材料 PbTiO_3 の高品質ナノ結晶の育成に取り組んだ。

2. 実験方法

本研究の改良スパッタ法¹⁾とは、rf マグネトロンスパッタにおいて、Fig.1 のように基板近傍にシールド板を配置することで、基板材料に入射するスパッタ粒子の量と入射角度を制限したものである。基板としてはサファイア(00・1)ウェハをアニールにて原子平坦表面を形成したものを用いた。基本的なスパッタ条件は 600°C , 100 W, $\text{Ar}:\text{O}_2=9:1$, 1 Pa, 60 min である。得られた試料は原子間力顕微鏡(AFM)に加え、ラマン分光分析やXRD(実験室、放射光)を用いて評価した。

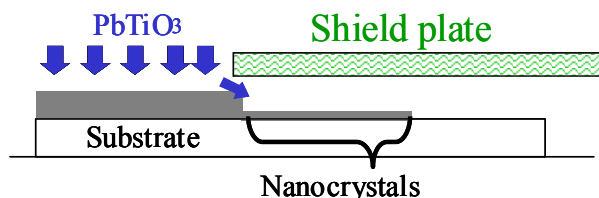


Fig. 1 改良スパッタ法(基板付近の配置)

3. 実験結果と考察

Fig.1 の左部分にてシールド板に覆われていない部分は通常の薄膜(膜厚 300 nm)が堆積する。この部分のAFM像を Fig.2(a)に示すが、結晶粒が大きく、形状・サイズは不均一である。一方、右側のシールド下では、シールド端から奥、つまり右に進むほど材料の供給量が減少する。端から 2 mm ほど奥の部分で、サイズ 20 nm ほどの均質な PbTiO_3 ナノ結晶が成長しており、結晶は直線状に並んでいることがわかった。(ナノ結晶アレイ) この部分のAFM像を Fig.2(b)に示す。並びの周期(70 nm)は基板のサファイア原子平坦のステップ間隔と一致しており、ステップ部分に結晶が成長していた。このナノ結晶は放射光 XRD により PbTiO_3 結晶で(111)が強く配向していることを確認した。これらのことから、この改良スパッタ手法により、ナノ結晶化に加えて結晶の均質化や高品質化、形成位置の制御もできることが示された。成膜条件の最適化、シールドの枚数を増やし、配置を工夫することで、より広い面積にナノ結晶アレイやナノシート形成が期待される。

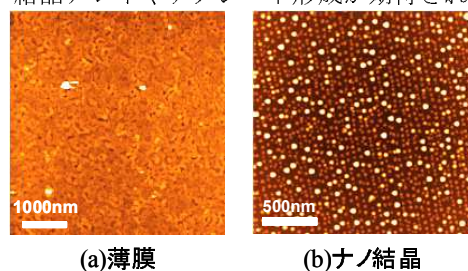


Fig. 2 改良スパッタ膜のAFM像

文 献

1) T. Nishida et al, "Nanoscale ferroelectric-multiferroic materials for energy harvesting applications 1st edition", Elsevier, pp. 95-108 (2019)

*E-mail: tnishida@fukuoka-u.ac.jp